

(12)特許協力条約に基づいて公開された国際出願

530283

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年2月3日 (03.02.2005)

PCT

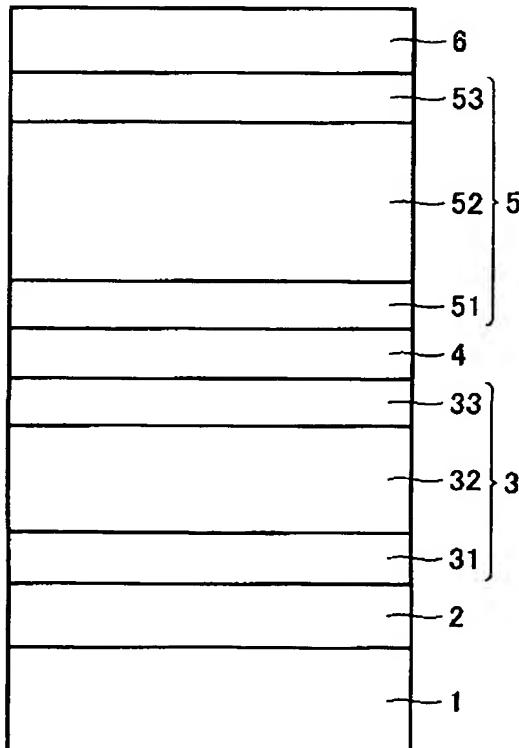
(10) 国際公開番号
WO 2005/011001 A1

- (51) 国際特許分類⁷: H01L 31/075
(21) 国際出願番号: PCT/JP2004/010115
(22) 国際出願日: 2004年7月15日 (15.07.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願2003-279493 2003年7月24日 (24.07.2003) JP
特願2003-367535 2003年10月28日 (28.10.2003) JP
特願2003-367536 2003年10月28日 (28.10.2003) JP
特願2004-091897 2004年3月26日 (26.03.2004) JP
(71) 出願人 (米国を除く全ての指定国について): 株式会社カネカ (KANEKA CORPORATION) [JP/JP]; 〒5308288 大阪府大阪市北区中之島3丁目2番4号 Osaka (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 佐々木 敏明 (SASAKI, Toshiaki) [JP/JP]; 〒5200104 滋賀県大津市比叡辻2-1-2-131 Shiga (JP). 小井 洋平 (KOI, Yohei) [JP/JP]; 〒5200103 滋賀県大津市木の岡町24-8-304 Shiga (JP). 山本 憲治 (YAMAMOTO, Kenji) [JP/JP]; 〒6512277 兵庫県神戸市西区美賀多台1丁目2-W1406 Hyogo (JP). 吉見 雅士 (YOSHIMI, Masashi) [JP/JP]; 〒6512243 兵庫県神戸市西区井吹台西町6-6-4 Hyogo (JP). 市川 満 (ICHIKAWA, Mitsuru) [JP/JP]; 〒5200104 滋賀県大津市比叡辻1-25-1 Shiga (JP).
(74) 代理人: 深見 久郎, 外 (FUKAMI, Hisao et al.); 〒5300054 大阪府大阪市北区南森町2丁目1番29号三井住友銀行南森町ビル 深見特許事務所 Osaka (JP).
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

[続葉有]

(54) Title: STACKED PHOTOELECTRIC CONVERTER

(54) 発明の名称: 積層型光電変換装置



(57) Abstract: A stacked photoelectric converter comprising a plurality of stacked photoelectric conversion units (3;5) each including one conductivity type layer (31;51), a photoelectric converting layer (32;52) of substantially intrinsic semiconductor, and a reverse conductivity type layer (33;53) that are formed on a substrate (1) sequentially from the light incident side. At least one of the reverse conductivity type layer (33) in the front photoelectric conversion unit (3) arranged relatively on the light incident side and the one conductivity type layer (51) in the rear photoelectric conversion unit (5) arranged contiguously to the front photoelectric conversion unit (3) includes a silicon composite layer (4). The silicon composite layer (4) has a thickness of 20-130 nm and an oxygen concentration of 25-60 atm% and a silicon-rich phase is included in an amorphous alloy phase of silicon and oxygen.

(57) 要約: 積層型光電変換装置において、基板(1)上で光入射側から順に一導電型層(31;51)、実質的に真性半導体の光電変換層(32;52)、および逆導電型層(33;53)を含む光電変換ユニット(3;5)の複数が積層されており、相対的に光入射側に配置された前方光電変換ユニット(3)内の逆導電型層(33)と、その前方光電変換ユニット(3)に隣接して配置された後方光電変換ユニット(5)内の一導電型層(51)とのうちの少なくとも一方が少なくともその一部にシリコン複合層(4)を含み、そのシリコン複合層(4)は20nm以上130nm以下の厚さと25原子%以上60原子%以下の酸素濃度を有していて、シリコンと酸素の非晶質合金相中にシリコンリッチな相を含んでいる。



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

積層型光電変換装置

技術分野

- [0001] 本発明は、薄膜光電変換装置の変換効率の改善に関し、特に複数の光電変換ユニットが積層された積層型薄膜光電変換装置の変換効率の改善に関するものである。なお、本願明細書における「結晶質」および「微結晶」の用語は、当該技術分野において用いられているように、部分的に非晶質を含む場合にも用いられている。

背景技術

- [0002] 近年、光電変換装置の低コスト化と高効率化を両立させるために、資源の観点からの問題もほとんどない薄膜光電変換装置が注目され、その開発が精力的に行われている。薄膜光電変換装置は、太陽電池、光センサ、ディスプレイなどのさまざまな用途への応用が期待されている。薄膜光電変換装置の一種である非晶質シリコン光電変換装置は、低温で大面積のガラス基板やステンレス基板上に形成できることから、低コスト化が期待され得る。
- [0003] 薄膜光電変換装置は、一般に表面が絶縁性の基板上に順に積層された第一電極、1以上の半導体薄膜光電変換ユニット、および第二電極とを含んでいる。そして1つの薄膜光電変換ユニットはp型層とn型層でサンドイッチされたi型層を含んでいる。
- [0004] 薄膜光電変換ユニットの厚さの大部分は、実質的に真性の半導体層であるi型層によって占められ、光電変換作用は主としてこのi型層内で生じる。したがって、i型光電変換層は光吸収のためには厚いことが好ましいが、必要以上に厚くすればその堆積にコストと時間がかかることになる。
- [0005] 他方、p型やn型の導電型層は光電変換ユニット内に拡散電位を生じさせる役目を果たし、この拡散電位の大きさによって薄膜光電変換装置の重要な特性の1つである開放端電圧の値が左右される。しかし、これらの導電型層は光電変換には寄与しない不活性な層であり、導電型層にドーパされた不純物によって吸収される光は発電に寄与せず損失となる。したがって、p型とn型の導電型層の厚さは、十分な拡散電位を生じさせる範囲内で可能な限り薄くすることが好ましい。

- [0006] なお、光電変換ユニットまたは薄膜太陽電池は、それに含まれるp型とn型の導電型層が非晶質か結晶質かにかかわらず、その主要部を占めるi型光電変換層が非晶質のものは非晶質光電変換ユニットまたは非晶質薄膜太陽電池と称され、i型層が結晶質のものは結晶質光電変換ユニットまたは結晶質薄膜太陽電池と称される。
- [0007] 一般に光電変換層に用いられている半導体では、光の波長が長くなるにしたがって光吸収係数が小さくなる。特に、光電変換材料が薄膜である場合は、吸収係数の小さな波長領域において十分な光吸収が生じないので、光電変換量が光電変換層の厚さに依存して制限されることになる。そこで、光電変換装置内に入射した光が外部に逃げにくい光散乱構造を形成することによって、実質的な光路長を大きくして十分な吸収を生じさせて、大きな光電流を発生させる工夫がなされている。たとえば、光が透明な基板側から入射する場合、光入射側電極としてその表面が微細な凹凸形状を含むテクスチャ透明導電膜が用いられている。
- [0008] また、薄膜光電変換装置の変換効率を向上させる方法として、2つ以上の光電変換ユニットを積層した積層型薄膜光電変換装置にする方法が知られている。この方法においては、光電変換装置の光入射側に大きなバンドギャップを有する光電変換層を含む前方光電変換ユニットを配置し、その後ろに順に小さなバンドギャップを有する(たとえばSi-Ge合金の)光電変換層を含む後方光電変換ユニットを配置することにより、入射光の広い波長範囲にわたって光電変換を可能にし、これによって装置全体としての変換効率の向上が図られている。積層型光電変換装置の中でも、非晶質光電変換ユニットと結晶質光電変換ユニットの両方を含むものはハイブリッド型光電変換装置と称される。ハイブリッド型光電変換装置においては、非晶質シリコンが光電変換し得る光の波長は長波長側において800nm程度であるが、結晶質シリコンはそれより長い約1100nm程度までの光を光電変換することが可能であるので、入射光のより広い波長範囲にわたって有効に光電変換することが可能になる。
- [0009] ところで、積層型光電変換装置では、各光電変換ユニットが直列に接続されているので、光電変換装置としての短絡電流密度(J_{sc})は各光電変換ユニットで発生する電流値のうちで最も小さな値で制限される。したがって、各光電変換ユニットの電流値はできるだけ均等であることが好ましく、さらに電流の絶対値が大きいほど変換効

率の向上が期待できる。積層型光電変換装置では、複数の光電変換ユニットの間に光透過性および光反射性の双方を有する導電性の中間反射層を介在させることがある。この場合、中間反射層に到達した光の一部が反射されるので、中間反射層よりも光入射側にある前方光電変換ユニット内において、光吸収量を増加させて発生電流を増大させることができる。すなわち、その前方光電変換ユニットの実効的な膜厚が、見かけ上で増加したことになる。

[0010] たとえば、前方の非晶質シリコン光電変換ユニットと後方の結晶質シリコン光電変換ユニットからなるハイブリッド型光電変換装置に中間反射層を挿入した場合、非晶質シリコン光電変換層の膜厚を増やすことなく、その前方光電変換ユニットによって発生する電流を増加させることができる。また、中間反射層を含む場合には、それを含まない場合に比べて、同一の電流値を得るために必要な非晶質シリコン光電変換層の厚さを小さくし得ることから、非晶質シリコン層の厚さの増加に応じて顕著となる光劣化(Sraebler-Wronsky効果)による非晶質シリコン光電変換ユニットの特性低下を抑制することが可能となる。

[0011] 従来の中間反射層は、多結晶のITO(インジウム錫酸化物)やZnOのようなTCO(透明導電性酸化物)、特にZnOで形成されることが多い。しかしながら、ZnO中間反射層はスパッタ法またはスプレー法などで形成されるので、一般的に半導体膜の形成に用いられるプラズマCVD(化学気相堆積)装置とは別の成膜装置を必要とし、設備コストがかかって生産タクト時間も長くなるという問題を生じる。また、ZnO層の形成にスパッタ法を用いる場合、スパッタダメージによる下地半導体膜の特性低下を引き起こす可能性もある。

[0012] さらに、積層型光電変換装置の直列抵抗に与える悪影響を抑制するために、TCO中間反射層と半導体層との界面で良好なオーミックコンタクトを形成する必要がある。しかし、ZnO層は非晶質シリコン層または結晶質シリコン層との界面でオーミックコンタクトを形成することが容易でないことが一般に知られている。より具体的には、ZnO中間反射層の暗導電率が $1.0 \times 10^2 \text{ S/cm}$ よりも低ければ、その中間反射層は前方光電変換ユニットとの間および後方光電変換ユニットとの間で良好なオーミックコンタクトを形成し得ず、接触抵抗が増大して積層型光電変換装置の曲線因子(FF)

を低下させる。逆に、ZnO層の暗導電率が $1.0 \times 10^3 \text{ S/cm}$ より高ければその光透過率が低下して、積層型光電変換装置の短絡電流密度(J_{sc})を低下させる。したがって、TCO層の暗導電率は、不純物のドーピングや酸化度の調節などによって、比較的高い $1.0 \times 10^2 \text{ S/cm} \sim 1.0 \times 10^3 \text{ S/cm}$ の範囲内に設定する必要がある。

[0013] ところで、大面積の薄膜光電変換装置は、通常は集積型薄膜光電変換モジュールとして作製される。集積型薄膜光電変換モジュールは、1枚のガラス基板上で小面積に区切られた複数の光電変換セルを相互に直列接続した構造を有している。一般的に、各光電変換セルは、ガラス基板上において透明電極層、1以上の薄膜半導体光電変換ユニット層、および裏面電極層の成膜とパターニングとを順次行うことによって形成されている。

[0014] 図30は、中間反射層を含まない積層型光電変換セルの複数を直列接続した従来の集積型薄膜光電変換モジュールの一例を模式的な断面図で示している。なお、本願の図面において同一の参照符号は同一部分または相当部分を表している。この光電変換モジュール101は、ガラス基板102上に、透明電極層103、前方の非晶質シリコン光電ユニット層104a、後方の結晶質シリコン光電変換ユニット層104b、および裏面電極層106を順次積層した構造を有している。

[0015] 集積型薄膜光電変換モジュール101には、複数の光電変換セル110を互いに電氣的に分離するための第1と第2の分離溝121、122およびそれらのセルを電氣的に直列接続するための接続溝123が設けられている。第1と第2の分離溝121、122および接続溝123は互いに平行であって、図30の紙面に対して垂直な方向に延在している。すなわち、第1分離溝121は、それぞれの光電変換セル110に対応して、透明電極層103を複数の領域に分離している。第2分離溝122も、それぞれの光電変換セル110に対応して、前方光電変換ユニット層104a、後方光電変換ユニット層104b、および裏面電極層106を複数の領域に分離している。

[0016] 第1分離溝121と第2分離溝122との間に設けられている接続溝123は、前方光電変換ユニット層104aおよび後方光電変換ユニット層104bを貫通している。この接続溝123は裏面電極層106と同じ金属材料で埋め込まれており、隣り合う光電変換セル110の一方の裏面電極106と他方の透明電極103とを電氣的に直列接続してい

る。

[0017] 図31の集積型薄膜光電変換モジュールは、前方光電変換ユニット層104aと後方光電変換ユニット層104bとの間にTCO中間反射層105が挿入されていることのみにおいて、図30のモジュールと異なっている。図31の光電変換モジュールにおいて、接続溝123は、前方光電変換ユニット層104a、TCO中間反射層105、および後方光電変換ユニット層104bを貫通しており、裏面電極層106と同じ金属材料で埋め込まれている。すなわち、接続溝123に埋め込まれる金属材料とTCO中間反射層105とは接触している。

[0018] TCO中間反射層105は前述のように $1.0 \times 10^2 \text{ S/cm} \sim 1.0 \times 10^3 \text{ S/cm}$ の高い暗導電率を有しており、このTCO層105中で基板102に平行な方向にも容易に電流が流れ得る。したがって、TCO中間反射層105、接続溝123、および裏面電極層106の電流経路によって、後方光電変換ユニット104bが短絡されてしまって大きなリーク電流が生じる。その結果、図31の光電変換モジュールでは、後方光電変換ユニット104bで生じた電力をほとんど取り出すことができない。

[0019] (先行例1)

このようなリーク電流の問題は、図32に示された構造を採用することにより解決され得る(特許文献1の特開2002-261308号公報参照)。すなわち、図32の集積型薄膜光電変換モジュール101には、第1と第2の分離溝121、122に加えて、第3の分離溝124が第1分離溝121と接続溝123との間に設けられている。この第3分離溝124は、前方光電変換ユニット104aおよび中間反射層105を貫通している。なお、第3分離溝124は、第1分離溝121が第3分離溝124と接続溝123との間に位置するように設けられてもよい。ただし、図32に示すように、第1分離溝121と接続溝123との間に第3分離溝を設けるほうが、発電に有効な面積を広くすることが容易になる。

[0020] 図32の光電変換モジュール101では、第3分離溝124が設けられているので、前方光電変換ユニット104aの生成電流がTCO中間反射層105および接続溝123を介してリークすることを防止し得る。しかし、図32の光電変換モジュールでは、図30のモジュールに比べて第3分離溝124が付加されている。第1から第3の分離溝および接続溝は、一般にYAGレーザなどによるパターニングによって形成される。すな

わち、図32の光電変換モジュールでは図31のモジュールに比べてパターニングの工程が1回増えることになり、その製造のコストと時間が増大する問題が生じる。

[0021] また、図30の光電変換モジュールの作製においては、プラズマCVD装置中で前方光電変換ユニット104aと後方光電変換ユニット104bを連続して形成することが可能である。しかし、図32の光電変換モジュールの作製においては、前方光電変換ユニット104aをプラズマCVDで形成しかつTCO中間反射層105をスパッタなどで形成した後に、基板をいったん真空装置から取り出してYAGレーザでパターニングを行う必要がある。さらにその後に、真空装置内に基板を再度導入して後方光電変換ユニット104bをプラズマCVDで形成する必要がある。したがって、図32の光電変換モジュールの場合、図30のモジュールに比べても製造の時間とコストが増大することになる。

[0022] さらに、TCO中間反射層105の形成後に大気中に基板を取り出すので、中間反射層105と後方光電変換ユニット104bとの界面に大気中の不純物が吸着し、光電変換モジュールの特性の低下や薄膜の剥離の発生などの信頼性の低下の問題が生じる場合がある。

[0023] さらに、第3分離溝124を設けたことによって薄膜光電変換セルの面積ロスが増加するので、光電変換モジュールにTCO中間反射層105を設けたことによる特性改善効果を十分発揮するに至らない場合がある。

[0024] (先行例2)

ところで、積層型光電変換装置において一つの導電型層の材料に非晶質酸化シリコンを使う例が、特許文献2の特開平5-95126号公報に開示されている。この積層型光電変換装置においては、ガラス基板上に、 SnO_2 などの透明電極、非晶質炭化シリコンの第一p型層、非晶質シリコンの第一i型層、非晶質酸化シリコンの第一n型層、非晶質炭化シリコンの第二p型層、非晶質シリコンの第二i型層、非晶質シリコンの第二n型層、およびAgなどの金属電極が順次積層されている。通常は第一n型層に非晶質シリコンまたは微結晶シリコンが用いられるが、特許文献2はバンドギャップの広い非晶質酸化シリコンを用いることによって光の吸収ロスを低減できると報告している。その結果、前方光電変換ユニット中の第一n型層を透過して後方光電変換ユ

ニット中の第二i型層に到達する光が増加して、積層型光電変換装置の短絡電流密度(J_{sc})が改善されることが示されている。

[0025] 非晶質酸化シリコン層の酸素濃度は任意に調整することが可能であり、酸素濃度が高いほどそのエネルギーバンドギャップが広がって透過率が高くなる。他方、非晶質酸化シリコン層においては、その酸素濃度が高くなるほど導電率が低下する。特許文献2によれば、非晶質酸化シリコンの第一n型層においては、光を照射したときの導電率である光導電率が $1 \times 10^{-6} \text{ S/cm}$ 以上であることが必要とされ、そのためには非晶質酸化シリコンを一般式 $\text{a-Si}_{1-x}\text{O}_x$ で表したときにxが0.2未満であることが必須であると報告されている。

[0026] 特許文献2においては、第二i型層に到達する光が増えて後方光電変換ユニットの発電電流が増加することによって、積層型薄膜光電変換装置の J_{sc} が増加して変換効率が改善すると述べられている。しかし、特許文献2では、前方光電変換ユニットの発電電流の向上については何ら言及されていない。特許文献2では非晶質酸化シリコン膜の酸素濃度が20%未満に限定されているので、図5に示されているように、波長600nmの光に関するその非晶質酸化シリコン膜の屈折率は3程度以上であると言える。その場合、非晶質酸化シリコン層と非晶質シリコン層との間の屈折率差が小さいので、それらの界面での反射効果によって前方光電変換ユニットの電流が増加することは期待できない。非晶質酸化シリコン層を中間反射層として機能させるためにはその酸素濃度を増加させて屈折率を減少させる必要があるが、その場合には非晶質酸化シリコン層の光導電率が減少するので、積層型光電変換装置のFFが減少して変換効率が低下してしまうと考えられる。したがって、特許文献2においては、非晶質酸化シリコン層が中間反射層として用いられてはいない。

特許文献1:特開2002-261308号公報

特許文献2:特開平5-95126号公報

発明の開示

発明が解決しようとする課題

[0027] 上述のように、積層型光電変換装置において中間反射層にZnOなどのTCO層を用いる場合、半導体層に比べてTCO層の形成方法が異なるので、TCO層の形成の

ための装置または成膜室を別に設ける必要があり、装置コストの増加が避けられない問題がある。具体的には、半導体層がプラズマCVDで形成されるのに対して、TCO中間反射層はスパッタ法またはスプレー法などによって形成される。

[0028] また、中間反射層にTCO層を用いて集積型薄膜光電変換モジュールを作製する場合、第1の分離溝、第2の分離溝および接続溝を有する構造では、リーク電流が発生してその光電変換モジュールの特性が低下する問題がある。

[0029] このリーク電流の問題は、図32に示すように第3の分離溝124を設けることによって解決できるが、パターニングが1回増えるので生産のコストと時間が増加する問題が発生する。また、中間反射層と後方光電変換ユニットとの界面が大気暴露によって汚染される可能性もある。さらに、第3分離溝を設けることによって、有効な光電変換領域の面積ロスが増える問題が発生する。

[0030] 以上のような先行技術における課題に鑑み、本発明は、製造に要するコストと時間の増大を防止しつつ光電変換効率の改善された積層型薄膜光電変換装置および集積型薄膜光電変換モジュールを提供することを目的としている。

課題を解決するための手段

[0031] 本発明による積層型光電変換装置においては、基板上において光入射側から順に一導電型層、実質的に真性半導体の光電変換層、および逆導電型層を含む光電変換ユニットの複数が積層されており、相対的に光入射側に配置された前方光電変換ユニット内の逆導電型層と、その前方光電変換ユニットに隣接して配置された後方光電変換ユニット内の一導電型層とのうちの少なくとも一方が少なくともその一部にシリコン複合層を含み、そのシリコン複合層は20nm以上130nm以下の厚さと25原子%以上60原子%以下の酸素濃度を有していて、シリコンと酸素との非晶質合金相中にシリコンリッチ相を含むことを特徴としている。なお、本願明細書における「シリコンリッチ」の用語は、文字通りシリコン濃度が高いことを意味する。したがって、シリコンリッチな相とは、部分的にシリコン濃度が高い相を意味している。

[0032] シリコン複合層は、低い屈折率を実現するために、40原子%以上55原子%以下の酸素濃度を有することがより好ましい。また、シリコン複合層は、その厚さを20nm以上130nm以下にすることによって、有効な反射効果を生ずることができる。最適な

反射効果を得るためには、シリコン複合層は50nm以上100nm以下の厚さを有することがより好ましい。

- [0033] すなわち、シリコン複合層の酸素濃度を高くして低い屈折率を実現することによって、それに隣接する半導体層との界面における高い反射効果を得ることが可能となる。また、シリコン複合層は、その酸素濃度が高いにもかかわらず、シリコンリッチ相を含むことによって高い暗導電率を実現することが可能となる。その結果、シリコン複合層を利用することによって、高い反射効果と高い暗導電率の両立が可能となり、前方光電変換ユニットの発電電流が増加して積層型光電変換装置の性能が改善され得る。
- [0034] シリコンリッチな相は、シリコン結晶相を含むことが望ましい。シリコン複合層の厚さ方向にシリコン結晶相を介した電流経路が存在すると考えられることが、良好なオーミックコンタクトが形成され得る理由として挙げられる。代替的に、シリコンリッチな相は、ドーピングされた非晶質シリコンを含むことも望ましい。よく知られているように、不純物が十分にドーピングされていれば、n型とp型の非晶質シリコンともにオーミックコンタクトを形成するのに十分低抵抗な膜が得られる。
- [0035] シリコン複合層は、十分な反射効果を得るために、波長600nmの光に関する屈折率が1.7以上2.5以下であることが好ましく、1.8以上2.1以下であることがより好ましい。積層型光電変換装置の基板が透明である場合は、その透明基板を通してシリコン複合層に至った光の反射スペクトルが、波長500nmから800nmの範囲において反射率の極大値と極小値をそれぞれ一つ以上含み、それらの極大値と極小値の差が1%以上であることが好ましい。
- [0036] シリコン複合層は、 10^{-8}S/cm 以上 10^{-1}S/cm 以下の暗導電率を有することが好ましい。その暗導電率が低過ぎれば、積層型光電変換装置の曲線因子(FF)が低下して変換効率が低下する。逆に、暗導電率が高過ぎれば、複数の積層型光電変換セルを集積化した薄膜光電変換モジュールにおいてリーク電流の発生の原因となる。シリコン複合層は、最適な暗導電率を実現するために、ラマン散乱で測定した非晶質シリコン成分のTO(光学的横振動)モードピークに対する結晶シリコン成分のTOモードピークの強度比が0.5以上10以下であることが好ましい。また、シリコン複合層中におけるドーパント原子濃度は、 $3 \times 10^{20} \sim 1.8 \times 10^{21} \text{cm}^{-3}$ の範囲内にあること

が好ましい。

- [0037] シリコン複合層は、十分な反射効果を得るために、その光学ギャップが2. 2eV以上であることが好ましい。また、シリコン複合層のX線光電子分光法で測定したO1sのバンド間励起損失を受けた光電子の最上端エネルギーとO1s光電子のピークエネルギーとの差が2. 2eV以上であることが好ましい。
- [0038] 本発明による集積型光電変換モジュールにおいては、基板上に順次積層された第一電極層、複数の光電変換ユニット層、および第二電極層が複数の光電変換セルを形成するように複数の分離溝で分離されかつそれらのセルは複数の接続溝を介して互いに電氣的に直列接続されており、各光電変換セルにおいては光入射側から順に一導電型層、実質的に真性半導体の光電変換層、および逆導電型層を含む光電変換ユニットの複数の積層されており、相対的に光入射側に配置された前方の光電変換ユニット内の逆導電型層と、その前方光電変換ユニットに隣接して配置された後方の光電変換ユニット内の一導電型層との少なくとも一方が少なくともその一部にシリコン複合層を含み、シリコン複合層は20nm以上130nm以下の厚さと25原子%以上60原子%以下の酸素濃度を有していて、シリコンと酸素との非晶質合金相中にシリコンリッチ相を含むことを特徴としている。
- [0039] なお、第一電極層は複数の第一分離溝によって複数の光電変換セルに対応する複数の領域に分離されており、複数の光電変換ユニット層と第二電極層は複数の第二分離溝によって複数のセルに対応する複数の領域に分離されており、互いに隣合うセルの第一電極と第二電極を電氣的に接続するための接続溝が第1分離溝と第二分離溝との間に設けられていることが好ましい。
- [0040] また、積層型光電変換装置を作製する場合に、シリコン複合層をプラズマCVD反応室内で堆積する際のシリコン原料ガスに対するドーピング原料ガスの混合比が0. 012〜0. 07の範囲内にあることが好ましい。さらに、積層型光電変換装置を作製する場合に、プラズマCVD反応室内でシリコン複合層の全厚の一部までを堆積した後、基板が一旦大気中に取り出されることによってシリコン複合層の表面が大気に暴露され、その後に基板がプラズマCVD反応室内に導入されてシリコン複合層の全厚の残部が堆積されてもよい。その場合に、シリコン複合層の全厚の6割以上が堆積さ

れた後に基板がプラズマCVD反応室から大気中に取り出されることが好ましい。

発明の効果

- [0041] 本発明による積層型光電変換装置においては、シリコン複合層とそれに接する半導体層との界面で入射光が部分的に反射されるので、前方光電変換ユニットの発電電流を増大させることができ、またはシリコン複合層を含まない場合に比べて前方光電変換ユニットの光電変換層の厚さを薄くしても同等の電流を発生させることができる。
- [0042] また、シリコン複合層は光電変換ユニットと同様にプラズマCVDで形成可能であるので、同様のプラズマCVD装置で前方光電変換ユニット、シリコン複合層、および後方光電変換ユニットの作製が可能となる。したがって、従来のTCO中間反射層の成膜のための別方式の設備が不要となり、積層型光電変換装置の生産のコストと時間が低減され得る。
- [0043] 本発明による集積型薄膜光電変換モジュールにおいては、シリコン複合層が膜面に平行な方向に比較的高い暗導電率を有しているので、従来のTCO中間反射層を分離する第3分離溝のパターニングが不要となって生産のコストと時間が低減され得るとともに、第3の分離溝に起因する発電領域のロスによる光電変換変換効率の低減を回避し得る。

図面の簡単な説明

- [0044] [図1]波長600nmの光に関するシリコン複合層の屈折率と暗導電率との関係を示すグラフである。
- [図2]透過型電子顕微鏡法によるシリコン複合層の暗視野像の一例を示す写真である。
- [図3]透過型電子顕微鏡法によるシリコン複合層の高解像度像の一例を示す写真である。
- [図4]シリコン複合層のラマン散乱スペクトルの一例を示すグラフである。
- [図5]シリコン複合層の酸素濃度と波長600nmの光に対する屈折率との関係を示すグラフである。
- [図6]シリコン複合層の光学ギャップと吸収スペクトルとの関係を示すグラフである。

[図7]シリコン複合層における波長600nmの光の屈折率と光学ギャップとの関係を示すグラフである。

[図8]シリコン複合層においてX線光電子分光法で測定したO1sの光電子エネルギー損失スペクトルを示すグラフである。

[図9]シリコン複合層においてX線光電子分光法で測定したO1sのバンド間励起損失を受けた光電子の最上端エネルギーとO1s光電子のピークエネルギーとのエネルギー差を波長600nmの光の屈折率に関して示すグラフである。

[図10]本発明の一実施例による積層型光電変換装置を示す模式的断面図である。

[図11]シリコン複合層の厚さと干渉を考慮した界面の反射率との関係を示すグラフである。

[図12]本発明の積層型光電変換装置の断面の透過型電子顕微法による明視野像の一例を示す写真である。

[図13]図12に対応する暗視野像を示す写真である。

[図14]本発明の積層型光電変換装置においてガラス基板側から入射した光の反射率を表すグラフである。

[図15]従来技術の一例による積層型光電変換装置を示す模式的断面図である。

[図16]従来技術の他の例による積層型光電変換装置を示す模式的断面図である。

[図17]本発明の他の実施例による積層型光電変換装置を示す模式的断面図である。

[図18]本発明のさらに他の実施例による積層型光電変換装置を示す模式的断面図である。

[図19]本発明のさらに他の実施例による積層型光電変換装置を示す模式的断面図である。

[図20]本発明による積層型光電変換装置における分光感度電流の相対値を示すグラフである。

[図21]本発明のさらに他の実施例による積層型光電変換装置を示す模式的断面図である。

[図22]本発明のさらに他の実施例による積層型光電変換装置を示す模式的断面図

である。

[図23]本発明のさらに他の実施例による積層型光電変換装置を示す模式的断面図である。

[図24]本発明のさらに他の実施例による積層型光電変換装置を示す模式的断面図である。

[図25]本発明のさらに他の実施例による3段積層型光電変換装置を示す模式的断面図である。

[図26]従来技術による3段積層型光電変換装置の一例を示す模式的断面図である。

[図27]本発明のさらに他の実施例による3段積層型光電変換装置を示す模式的断面図である。

[図28]本発明のさらに他の実施例による3段積層型光電変換装置を示す模式的断面図である。

[図29]本発明のさらに他の実施例による集積型光電変換モジュールを示す模式的断面図である。

[図30]従来技術による集積型光電変換モジュールの一例を示す模式的断面図である。

[図31]従来技術による集積型光電変換モジュールの他の例を示す模式的断面図である。

[図32]従来技術による集積型光電変換モジュールのさらに他の例を示す模式的断面図である。

[図33]本発明の一実施例による積層型光電変換装置に関してSIMSによるリン濃度および酸素濃度の分布を示すグラフである。

[図34]本発明の他の実施例による積層型光電変換装置に関してXPSによる酸素濃度の分布を示すグラフである。

[図35]シリコン複合層のラマン散乱スペクトルの他の例を示すグラフである。

符号の説明

- [0045] 1 ガラス基板、2 透明電極層、3 前方光電変換ユニット、3a 第一光電変換ユニット、4 n型シリコン複合層、5 後方光電変換ユニット、5a 第二光電変換ユニット、

6 裏面電極層、7 n型シリコン複合層、8 第三光電変換ユニット、31 p型非晶質炭化シリコン層、32、32a i型非晶質シリコン層、33 n型微結晶シリコン層、33a n型シリコン複合層、33b、33c n型微結晶シリコン層、34 n型シリコン複合層、35 n型微結晶シリコン層、36 n型微結晶シリコン層、37 n型シリコン複合層、38 n型微結晶シリコン層、39 n型非晶質酸化シリコン層、51 p型微結晶シリコン層、51a p型シリコン複合層、51b、51c p型微結晶シリコン層、52、52a i型結晶質シリコン層、53 n型微結晶シリコン層、53a n型シリコン複合層、53b、53c n型微結晶シリコン層、81 p型微結晶シリコン層、81a p型シリコン複合層、82 i型結晶質シリコン層、83 n型微結晶シリコン層、101 集積型薄膜光電変換モジュール、102 ガラス基板、103 透明電極層、104a 前方光電変換ユニット、104b 後方光電変換ユニット、105 TCO中間反射層、106 裏面電極層、107 シリコン複合層、110 光電変換セル、121 第一の分離溝、122 第二の分離溝、123 接続溝、124 第三の分離溝。

発明を実施するための最良の形態

- [0046] 本発明者らは、低い屈折率と高い導電性を兼ね備える材料を見出すべく、高周波プラズマCVDによるシリコンと酸素の合金形成法を鋭意検討した。その結果、シリコンと酸素の非晶質合金相中にシリコンリッチな相が含まれている層（本願において「シリコン複合層」と呼ぶ）が、低い屈折率と高い導電性を兼ね備える得ることが見出された。
- [0047] 図1のグラフにおいて、ガラス基板上に成膜されたシリコン複合層について測定された屈折率と暗導電率との関係が示されている。ここで屈折率は、分光エリプソメトリを用いて、波長600nmの光に関して測定された。600nmの波長が選択された理由は、積層型光電変換装置の一種であるハイブリッド型光電変換装置において、非晶質光電変換ユニットの分光感度電流の立下りと結晶質光電変換ユニットの分光感度電流の立ち上がりが600nm付近の波長で交錯するからである。600nm付近の波長の光をよく反射する膜、すなわち波長600nmの光に対する屈折率が小さい膜が、光入射側に近い前方の非晶質光電変換ユニットの発電電流を増加させるのに好適であると言える。

- [0048] 暗導電率は、基板上のシリコン複合層にコプラナー型の電極をつけて、基板と平行な方向に流れる電流で測定された。図1からわかるように、本発明者らの詳細な実験の結果、シリコン複合層において1.7～2.5の低い屈折率と 10^{-8} ～ 10^{-1} S/cmの比較的高い暗導電率が同時に実現し得ることが見出された。波長600nmの光に関する非晶質シリコンまたは結晶質シリコンの屈折率は4程度なので、シリコン複合層とシリコン層との屈折率の差が大きくて十分な反射効果が得られる。
- [0049] シリコン複合層の好ましい一実施形態として、シリコンリッチな相がシリコン結晶相を含む場合がある。図2は、ガラス基板上に成膜されたシリコン複合層を抽出して、膜面に垂直な方向から撮影した透過型電子顕微鏡法(TEM)の暗視野像を示している。暗視野像は、特定の結晶面で回折された電子線による映像である。すなわち、非晶質部分では回折は起こらず、電子線に対して特定のブラッグ角をなす結晶面を含む結晶だけが回折を起こす。したがって、暗視野像で明るく結像した領域は必ず結晶相を表している。すなわち、図2は、非晶質中に結晶相が含まれていることを表している。図3は、図2と同じシリコン複合層を膜面に垂直な方向から撮影した高解像度TEM像である。規則的な結晶格子が並んだ部分的領域が確認でき、膜中に結晶相が含まれていることが明らかである。
- [0050] 図4のグラフは、図2のシリコン複合層のラマン散乱スペクトルを表している。このグラフにおいて、 520cm^{-1} 付近に結晶シリコンのTOモードの鋭いピークが現れている。すなわち、シリコン複合層中のシリコンリッチな相はシリコン結晶を含んでいることがわかる。このとき、 480cm^{-1} 付近における非晶質シリコン成分のTOモードピークに対する結晶シリコン成分のTOモードピークの強度比は2.5である。
- [0051] 低い屈折率と高い暗導電率を両立させ得るシリコン複合層は、反応ガスとして SiH_4 、 CO_2 、 H_2 、および PH_3 (または B_2H_6)を用いて、微結晶層作製条件である大きな H_2 / SiH_4 比のもとで、 CO_2 / SiH_4 比を2～10程度の範囲内に設定したプラズマCVDで形成し得ることが実験によってわかった。このとき、プラズマ生成の条件としては、容量結合型の平行平板電極、10～100MHzの電源周波数、50～500mW/cm²のパワー密度、50～1000Paの圧力、および150～250℃の基板温度が採用され得る。 CO_2 / SiH_4 比を増加させれば、シリコン複合層の酸素濃度が単調に増加する

。しかし、 CO_2/SiH_4 比を0〜4の範囲で変化させてもシリコン複合層の炭素濃度は1原子%以下であり、炭素は酸素に比べてほとんど膜中に導入されないことが実験によってわかった。

[0052] 図5のグラフは、シリコン複合層における酸素濃度と波長600nmの光に関する屈折率との関係を示している。図20を参照して後で説明されるように、シリコン複合層の反射効果によって積層型光電変換装置の出力電流の増加が見込めるようにシリコン複合層の屈折率を2.5以下にするためには、酸素濃度を25原子%以上にすればよいことが図5からわかる。また、反射効果により10%以上の出力電流増加が見込めるように屈折率を2.1以下にするためには(図20参照)、酸素濃度を40原子%以上にすればよい(図5参照)。

[0053] シリコン複合層の暗導電率は、その層における酸素濃度、ドーピング不純物(PまたはB)濃度、およびシリコン結晶相の割合によって決まる。シリコン複合層の暗導電率を 10^{-8} 〜 10^{-1}S/cm にしかつ屈折率を1.7〜2.5に調整するためには、酸素濃度は25〜60原子%であることが好ましい。すなわち、シリコン複合層の酸素濃度の増加とともに屈折率は減少するが暗導電率も低下するので、シリコン複合層の酸素濃度には好ましい上限が存在する。

[0054] n型のシリコン複合層の場合は、ドーピング不純物としてのP濃度を $5 \times 10^{19}\text{cm}^{-3}$ 以上 $2 \times 10^{22}\text{cm}^{-3}$ 以下にすることが好ましい。また、p型のシリコン複合層の場合は、ドーピング不純物としてのB濃度を $5 \times 10^{19}\text{cm}^{-3}$ 以上 $2 \times 10^{21}\text{cm}^{-3}$ 以下にすることが好ましい。P濃度またはB濃度の増加とともにシリコン複合層の暗導電率が増加するが、ドーピング不純物が過剰になれば結晶相の割合が減少するので、逆にシリコン複合層の暗導電率が減少する。したがって、P濃度またはB濃度は、上記の範囲内に調整することが好ましい。

[0055] さらに、シリコン複合層中のシリコン結晶相の割合の指標として、ラマン散乱で測定した非晶質シリコン成分のTOモードピークに対する結晶シリコン成分のTOモードピークの強度比が0.5以上10以下であることが好ましい。このピーク強度比の増加に伴ってシリコン複合層の暗導電率が増加するが、ピーク強度比が大きくなり過ぎればシリコン複合層中の非晶質酸化シリコンの割合が減少して屈折率が増加する。した

がって、ラマン散乱のピーク強度比は上記の範囲に調整することが好ましい。

- [0056] 図1のグラフにおいて、シリコン複合層の同じ屈折率においても暗導電率がばらついているのは、酸素濃度、不純物濃度、およびシリコン結晶相の割合の条件が変化させられているからである。
- [0057] 本発明によるシリコン複合層においては、膜厚方向においてシリコンリッチな相が電子の輸送経路の役割を果たしていると考えられるので、酸素濃度を高めて屈折率を2.5以下に下げても膜厚方向の暗導電率を高く保つことができる。したがって、このシリコン複合層を積層型光電変換装置の前方光電変換ユニットと後方光電変換ユニットの間に配置しても光電変換装置の直列抵抗に与える影響は小さく、光閉じ込めに最適な厚さと屈折率を有するシリコン複合層を設計することができる。しかも、シリコン複合層の屈折率は CO_2/SiH_4 ガス比を変えて酸素濃度を調整するだけで容易に制御できるので、膜厚方向において屈折率を周期的に変化させることなどによって、より精緻な光学設計による光閉じ込め効果の増大も期待され得る。
- [0058] 積層型光電変換装置の直列抵抗に与える悪影響を抑制するために、ZnOのようなTCOからなる従来の中間反射層の暗導電率は $10^2 \sim 10^3 \text{ S/cm}$ の高い値であることが必要である。一般に、ZnOと非晶質シリコンまたは結晶質シリコンとの界面でオーミックコンタクトを形成することは容易でないことが知られている。特に、ZnOとp型非晶質シリコンまたはp型結晶質シリコンとの界面では、オーミックコンタクトが形成されにくい。しかし、シリコン複合層は、 $10^{-8} \sim 10^{-1} \text{ S/cm}$ の暗導電率を有すれば、非晶質および結晶質のシリコン光電変換ユニットとの間で良好なオーミックコンタクトを実現し得ることが詳細な検討により明らかになった。この理由の一つとして、シリコン複合層が非晶質シリコンおよび結晶質シリコンと同様にシリコンが主成分の半導体薄膜であることが挙げられる。
- [0059] さらに、シリコン複合層の厚さ方向にシリコン結晶相を介した電流経路が存在すると考えられることが、良好なオーミックコンタクトが形成され得る理由として挙げられる。図1の暗導電率は膜面に平行な方向に流れる電流から求めた値であるが、積層型光電変換装置中ではシリコン複合層の厚さ方向に電流が流れる。図2のTEM暗視野像において、明るく見える結晶相が散在しており、シリコン複合層の全厚を貫通する

シリコン結晶相が平面状に分散していると言える。したがって、積層型光電変換装置に導入されたシリコン複合層においては、たとえ膜面に平行な方向の暗導電率が低くても、主にシリコン結晶相を介して厚さ方向に電流が流れて、その結果として積層型光電変換装置の直列抵抗の増加を抑制できると考えられる。

- [0060] 図6のグラフは、シリコン複合層に関して、光波長に反比例する光エネルギー(E)と吸収係数(α)との関係を示している。このグラフにおいて、複数の曲線aからgは、異なる光学ギャップを有する複数の異なるシリコン複合層に対応している。光学ギャップは、シリコン複合層中の禁制帯幅を反映する。光学ギャップは、光エネルギー(E)に対して $\sqrt{\alpha E}$ をプロットし、その直線部分の延長線が $\alpha = 0$ の軸と交わるエネルギーとして求められる(いわゆるタウスプロットから光学ギャップが求められる)。
- [0061] 図6のグラフにおいて、シリコン複合層の光学ギャップの増加にともなって、曲線が右または下にシフトし、同じ光エネルギーで比較した場合に吸収係数が指数的に減少している。すなわち、シリコン複合層を中間反射層に用いる場合、その光学ギャップを増大させれば、指数的に吸収損失を低減させることができる。前述の先行例2で好適であると開示されている光学ギャップの範囲に相当する2.05eVの場合に比較して、光学ギャップを2.2eV以上にすれば広い光エネルギー範囲において1/3以下に吸収係数を低減できる。すなわち、光学ギャップが2.2eV以上のシリコン複合層を中間反射層に適用した場合に、積層型光電変換装置の吸収損失を低減させることが可能である。
- [0062] 図7のグラフは、シリコン複合層に関して、波長600nmの光の屈折率と光学ギャップとの関係を示している。図7から明らかなように、屈折率の低下にともなって光学ギャップが増加し、特に屈折率2.2未満で光学ギャップが著しく増加する。光学ギャップが広ければ、シリコン複合層による吸収損失が低減するので、積層型光電変換装置の特性向上のために好ましい。すなわち、シリコン複合層の屈折率を2.2未満にすれば、反射効果だけでなく、光学ギャップの増加による吸収損失の低減効果も顕著になって、積層型光電変換装置の特性を向上させることができる。
- [0063] ガラス基板上に300nm以上の厚さのシリコン複合層を堆積させた場合には、その光学ギャップは、透過スペクトルからまたは透過スペクトルと反射スペクトルとから容易

に求めることが可能である。しかし、膜厚が薄い場合や積層膜の厚さ方向の一部について光学ギャップを測定することは困難である。そこで、光学ギャップと同様にシリコン複合層の禁制帯幅を反映する指標として、X線光電子分光法(XPS)の測定を行った。図8のグラフは、シリコン複合層に関して、X線光電子分光法で測定した光電子エネルギー損失スペクトルを示している。

[0064] 図8において、シリコン複合層の禁制帯幅の指標として、O1sのバンド間励起損失を受けた光電子の最上端エネルギーと、O1s光電子のピークエネルギーとのエネルギー差(Expsと呼ぶことにする)が求められた。X線光電子分光法は、XPSまたはESCAとも略称される。X線を試料に当てて発生した内核光電子は、発生したときのエネルギーを失わずに真空中に脱出して検出されるものと、膜中でエネルギーを損失してから真空中に脱出して検出されるものがある。膜中の主なエネルギー損失には、バンド間励起によるものと、プラズモン励起によるものがある。シリコン複合層の場合、バンド間励起に比べて、プラズモン励起は20eV程度で大きいので、その信号を分離することができる。バンド間励起損失を含むスペクトル領域の直線部を延長してベースラインとの交点を上端エネルギーとし、O1sピークエネルギーとの差がExpsとして求められた。図8の例では、Expsは3.4eVである。XPSは、10nm以下の薄い膜についても測定可能である。また、イオンスパッタで膜の表層を除去しながらXPS測定を行えば、膜の深さ方向に関するExpsプロファイルを得ることも可能である。したがって、XPSによれば、10nm以下の薄い膜や積層型光電変換装置中の任意の層について、Exps測定することができる。

[0065] 図9のグラフは、シリコン複合層に関して、波長600nmの光の屈折率とExpsの関係を示している。このグラフに示されているように、屈折率が2.2程度以下に減少すれば、Expsが急激に増大する。すなわち、積層型光電変換装置においてシリコン複合層の反射効果によって電流の増加が見こめるように、そのシリコン複合層の屈折率を2.2未満にするためには、Expsを2.2eV以上にすればよいことがわかる。また、反射効果だけでなく、シリコン複合層における吸収損失を低減させるためにも、屈折率が2.2未満であることが好ましいと言える。

[0066] 前述のように、従来のTCO中間反射層を用いる場合、積層型光電変換装置の直

列抵抗に与える悪影響を抑制するためには、その暗導電率は $10^2 \sim 10^3 \text{ S/cm}$ の高い値であることが必要であった。しかし、シリコン複合層は、膜面に平行な方向に低い暗導電率を有するにもかかわらず、非晶質シリコンおよび結晶質シリコンの光電変換ユニットとの間で良好なオーミックコンタクトを実現できることが詳細な検討により明らかになった。

[0067] シリコン複合層の暗導電率がTCOに比べて数桁から10桁低くても良好なオーミックコンタクトを形成し得ることから、集積型光電変換モジュールの構造の単純化が可能になり、モジュールの変換効率の向上およびコストの低減を図ることができる。すなわち、詳細な説明は後述されるが、集積型薄膜光電変換モジュールにおいて、図32に示すような第3分離溝124を含まない構造であってもリーク電流の問題が生じない。したがって、集積型光電変換モジュールにおいて、パターニングが1回減って製造のコストと時間を低減させることができる。また、第3分離溝124を省略し得るので、光電変換領域の面積ロスが減って集積型光電変換モジュールの変換効率が向上し得る。

[0068] シリコン複合層の好ましい他の実施形態として、シリコンリッチな相にシリコン結晶相が検知できない場合がある。すなわち、シリコンリッチな相が非晶質シリコンを含む場合がある。

[0069] なお、本願明細書における「非晶質」の用語は、結晶相が検知不能である状態を意味している。シリコン複合層中にシリコン結晶相が含まれるか否かは、プラズマCVD条件にも依存する。既知の分析手法でシリコン複合層中にシリコン結晶相が検知できなくて非晶質シリコンを含む場合においても、そのシリコン複合層が中間反射層として有効に働く場合があることを発明者らは確認している。そのようにシリコン複合層が検知され得る結晶相を含まないにもかかわらず積層型光電変換装置の中間反射層として有効に働き得る理由としては、以下のようなモデル(1)～(4)が考えられる。

[0070] (1)シリコン複合層中の検知不能な微小な結晶相、または検知不能な低密度の結晶相を介して、膜厚方向に電子が輸送され得る。

[0071] (2)シリコン複合層中のシリコンリッチな部分を介して、膜厚方向に電子が輸送され得る。よく知られているように、不純物が十分ドーピングされていれば、n型の非晶質

シリコンの暗導電率は $10^{-3}\text{S}/\text{cm} \sim 10^{-1}\text{S}/\text{cm}$ で、p型の非晶質シリコンの暗導電率は $10^{-5}\text{S}/\text{cm} \sim 10^{-2}\text{S}/\text{cm}$ の高い値を示す。

[0072] (3)結晶相が生成する直前の状態では、シリコン複合層中に結晶の前駆体が発生して、局所的に通常の非晶質に比べて低抵抗な微小領域ができ、膜厚方向に電子が輸送され得る。プラズマCVDで堆積したシリコン系薄膜の場合、結晶相が発生すれば、その結晶相は膜厚方向に柱状に成長することがよく知られている。したがって、結晶相が生成する直前の非晶質であっても、膜厚方向に低抵抗な微小領域が成長してその方向に電子が移動しやすいと考えられる。

(4)結晶相を含まないシリコン複合層で良好なオーミックコンタクトが形成され得るのは、シリコン複合層が非晶質シリコンおよび結晶質シリコンと同様にシリコンを主体とした半導体膜であることが理由として考えられる。

[0073] ちなみに、シリコンリッチな相として非晶質シリコンを含む場合は、ラマン散乱の測定において 480cm^{-1} 付近に非晶質シリコンのTOモードピークが現れるので、容易に確認することができる。

[0074] 図10は、本発明の一実施形態による積層型光電変換装置の断面図を模式的に示している。この積層型光電変換装置においては、透明基板としてのガラス基板1上に、透明電極層2、第一の光電変換ユニット3としての非晶質シリコン光電変換ユニット、一導電型(p型またはn型)のシリコン複合層4、第二の光電変換ユニット5としての結晶質シリコン光電変換ユニット、および裏面電極層6が順次積層されている。なお、図10において一導電型のシリコン複合層4は、第一光電変換ユニット3と第二光電変換ユニット5のいずれにも属しない層として示されているが、第一光電変換ユニット3と第二光電変換ユニット5のいずれかに含まれる導電型(p型またはn型)層の一部と考えることもできる。

[0075] 透明基板としては、ガラス以外にも透明樹脂フィルムなどが用いられ得るが、光電変換層へより多くの太陽光を透過し吸収させるために、できるだけ透明度の高い材料を用いることが好ましい。同様の意図から、太陽光が入射する基板表面において、光反射ロスを低減させるために、無反射コーティングを形成することが好ましい。

[0076] 透明電極層2としては、酸化錫(SnO_2)、インジウム錫酸化物(ITO)、酸化亜鉛(ZnO)などが用いられ得る。

○)などの透明導電性酸化物(TCO)を使用できるが、特に SnO_2 が好ましい。また、透明電極層2と光電変換ユニット3との界面に200〜900nmの平均ピッチを有する凹凸が形成されていることが好ましく、そのために200〜900nmの平均粒径の透明電極層2が形成されていることが好ましい。

[0077] なお、図10では2段の光電変換ユニットが積まれているが、後述されるように3段以上積まれてもよいことは言うまでもない。また、光電変換ユニットを3段以上積む場合、挿入されるシリコン複合層4は1層でもよいし、可能な光電変換ユニット間の全てに挿入されてもよい。

[0078] 光電変換ユニットは、一導電型層、実質的に真性半導体のi型光電変換層、および逆導電型層を含んでいる。一導電型層はp型層でもn型層でもよく、これに対応して逆導電型層はn型層またはp型層になる。ただし、光電変換装置では通常は光の入射側にp型層が配置されるので、図10の構造では一般的に一導電型層31、51はp型層であって、逆導電型層33、53はn型層である。i型層32、52は光を吸収して光電変換する役割を担うので、それらはバンドギャップが互いに異なる組合せ、すなわち光の吸収波長領域が互いに異なる材料の組合せであることが好ましく、積層型光電変換装置全体として太陽光の主波長域(400〜1200nm)に吸収を有することが好ましい。たとえば、i型非晶質シリコン層とi型非晶質シリコンゲルマニウム層の組合せ、i型非晶質シリコン層とi型結晶質シリコン層の組合せなどが好ましい。

[0079] 図10における前方の第一光電変換ユニット3として非晶質シリコン薄膜光電変換ユニットが形成される場合、プラズマCVDでnip層の順に積層することも可能であるが、pin層の順に積層するほうがより高い変換効率を得る観点から好ましい。この場合、たとえば導電型決定不純物原子であるボロンが0.01原子%以上ドーピングされたp型非晶質炭化シリコン層31、光電変換層となるi型非晶質シリコン層32、および導電型決定不純物原子であるリンが0.01原子%以上ドーピングされたn型微結晶シリコン層33をこの順に堆積すればよい。しかし、これらの層は上記に限定されず、たとえばp型層として、非晶質シリコン、微結晶シリコン、または非晶質シリコンナイトライドを用いてもよい。また、n型層として、非晶質シリコンを用いてもよい。なお、導電型(p型またはn型)層の厚さは3nm以上100nm以下であることが好ましく、5nm以上50nm以下であ

ることがより好ましい。

- [0080] 本発明の一つの重要な特徴であるシリコン複合層4は、そこに到達した光の一部を光入射側に位置する前方光電変換ユニット3内へ反射させ、残りの光を後方光電変換ユニット5内へ透過させる。光電変換層にシリコン系の材料を用いる場合は、波長600nmの光に関するその光電変換層の屈折率が約4であるので、シリコン複合層4の屈折率は1.7以上2.5以下の範囲内にあることが好ましい。また、シリコン複合層4を介して電流が流れるので、シリコン複合層4の暗導電率は 10^{-8}S/cm 以上 10^{-1}S/cm 以下であることが好ましい。
- [0081] 図11のグラフにおいては、シリコン複合層4の厚さとその両面間における干渉を考慮した波長600nmの光の反射率との関係が示されている。このとき、波長600nmの光に関するシリコン複合層の屈折率は2である。このグラフから、前方光電変換ユニット3側に反射される光を10%以上にするためには、シリコン複合層4の膜厚を20nm以上130nm以下にすることが好ましいことがわかる。さらに、前方光電変換ユニット3側に反射される光を30%以上にするためには、シリコン複合層4の膜厚を50nm以上100nm以下にすることが好ましいことがわかる。
- [0082] 前方光電変換ユニット3、シリコン複合層4、および後方光電変換ユニット5は、大気中に取り出すことなく、連続して形成することが好ましい。ここで、大気中に取り出すことなくとは、表面の汚染が防止できる環境に維持することを意味し、これを達成するためには公知の種々の方法が可能である。
- [0083] このように積層型光電変換装置に適用したシリコン複合層4の構造や厚さは、透過型電子顕微鏡法(TEM)で解析することができる。図12は、ガラス基板／透明電極層／非晶質光電変換ユニット／シリコン複合層／結晶質光電変換ユニット／裏面電極層の構造を有する積層型光電変換装置において、シリコン複合層近傍の厚さ方向の断面を撮影した明視野TEM像である。図12の明視野像では、シリコン複合層($\mu\text{-SiO}$)がその両側の非晶質シリコン層(a-Si)および結晶質シリコン層(poly-Si)より密度が低いことを反映して、シリコン複合層の部分が白っぽく写っている。図13は、図12の明視野像と同じ場所を撮影した暗視野像である。この暗視野像において、シリコン複合層中に分散した微小な明るい部分があり、シリコン複合層中に微小な結

晶相が含まれていることがわかる。

- [0084] 積層型光電変換装置中のシリコン複合層の酸素濃度、P濃度またはB濃度は既知の分析方法で検知可能である。たとえば、積層型光電変換装置の裏面電極層をHC1などの酸で除去した後に、ウェットエッチング、プラズマエッチング、イオンスパッタリングなどで表層を除去することによって測定領域の深さを変化させながら、SIMS(二次イオン質量分析法)、ESCA(光電子分光法)、EPMA(X線マイクロアナライザ)、オージェ電子分光法などで組成を分析することが可能である。
- [0085] さらに、積層型光電変換装置中のシリコン複合層の屈折率は、そのシリコン複合層を露出させてエリプソメトリで測定することによって検知可能である。また、シリコン複合層の有無の判定は、ガラス基板から入射した光の反射率の差異でも簡便に検知することが可能である。図14のグラフは、60nmまたは30nmの厚さのシリコン複合層を含む積層型光電変換装置とシリコン複合層を含まない積層型光電変換装置において、ガラス基板から入射した光の反射スペクトルを表すグラフである。シリコン複合層を含む場合は、非晶質光電変換ユニット中で光が往復反射して干渉が起こり、反射率の差が1%以上ある極大値と極小値が波長500nm〜800nmの範囲内に現れる。これに対して、シリコン複合層を含まない場合は、この波長領域に明確な極大値と極小値が現れない。
- [0086] 図10の積層型光電変換装置において、シリコン複合層4上に第二光電変換ユニット5としてたとえば結晶質シリコン光電変換ユニットが形成される場合にも、pin層の順にプラズマCVDによって400℃以下の低い下地温度で形成されることが好ましい。すなわち、i型光電変換層52としての結晶質シリコン系光電変換層は、低温で形成されることにより、結晶粒界や粒内における欠陥を終端させて不活性化させる水素原子を多く含むことが好ましい。具体的には、i型光電変換層52の水素含有量は1〜15原子%の範囲内にあるのが好ましい。また、このi型層は、導電型決定不純物原子の密度が $1 \times 10^{18} \text{ cm}^{-3}$ 以下の実質的に真性半導体の膜として形成されることが好ましい。
- [0087] さらに、i型結晶質シリコン層52に含まれる結晶粒の多くは、その膜面にほぼ垂直な方向に柱状に延びて成長していて、膜面に平行に(110)の優先配向面を有すること

が好ましい。なぜならば、このような結晶配向を有する結晶質シリコン薄膜は、透明電極2の上面が実質的に平坦である場合でも、その上方に堆積される光電変換ユニット5の上面は微細な凹凸を含む表面テクスチャ構造を示すからである。したがって、透明電極2の上面が凹凸を含む表面テクスチャ構造を有する場合、光電変換ユニット5の上面には透明電極2の凹凸に微細な凹凸が重畳されたテクスチャ構造が生じるので、広範囲の波長領域の光を反射させるのに適した光閉じ込め効果の大きなテクスチャ構造が得られる。また、i型結晶質シリコン層の厚さは、 $0.1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であることが好ましい。ただし、薄膜光電変換ユニットとしては、太陽光の主波長域($400\sim 1200\text{nm}$)に吸収を有することが好ましいので、i型結晶質シリコン層に代えて、合金材料である非晶質シリコンゲルマニウム(たとえば30原子%以下のゲルマニウム含有)層または結晶質シリコンゲルマニウム層を形成してもよい。

[0088] ところで、結晶質シリコン光電変換ユニット5中のp型結晶質シリコン層51の厚さは3nmから25nmの範囲であることが好ましい。すなわち、p型結晶質シリコン層51の厚さが3nmよりも小さい場合は、光照射によりi型結晶質シリコン光電変換層52内部で発生したキャリアを外部に取り出すために十分な内部電界を発生させることができない。また、その厚さが25nmよりも大きい場合は、p型層51自体の光吸収ロスが大きくなる。n型結晶質シリコン層53の厚さは、p型結晶質シリコンの場合に類似して3nmから20nmの範囲にあることが好ましい。

[0089] 裏面電極層6としては、Al、Ag、Au、Cu、PtおよびCrの少なくともいずれかを含む少なくとも一層の金属層をスパッタ法または蒸着法により形成することが好ましい。また、光電変換ユニット5と金属電極6との間に、ITO、 SnO_2 、ZnOなどのTCO層(図示せず)を形成してもよい。

[0090] たとえば、裏面電極6は、10nmから150nmの厚みのZnO膜と、30nmから500nmの厚みの銀膜とをこの順に形成した複層膜とすることが好ましい。ZnO膜が10nmより薄い場合には結晶質シリコン光電変換ユニット5と銀膜6の密着性が悪くなり、逆に150nmより厚い場合はZnO膜自体の光吸収が大きくなって光電変換装置の特性を下げる要因となる。銀膜6は、結晶質シリコン光電変換ユニット5で吸収しにくい長波長側の光を反射し、再びその光電変換ユニット5に入射させるように作用する。銀

膜6の厚さが30nm以下の場合には反射層としての効果が激減し、また500nm以上の場合には製造コストの増加に繋がる。

- [0091] 図10の例では透明基板1が用いられたが、不透明基板上に、裏面電極層、後方光電変換ユニット、シリコン複合層、前方光電変換ユニット、透明電極層を順次積層した積層型光電変換装置でも同様に前方光電変換ユニットの発電電流を増加させて変換効率を向上させることができる。ただし、この場合には、後方光電変換ユニットと前方光電変換ユニットともに基板側からnip型層の順で積層することが好ましい。
- [0092] 以下において、従来技術による比較例と本発明による実施例とが説明される。なお、本願の図面において同一部分または相当部分には同一の参照符号が付されており、重複する説明は繰り返されない。
- [0093] まず、2段の積層型光電変換装置について、従来技術による比較例1、2、および本発明による実施例1〜4が説明される。これらの比較例1、2、および実施例1〜4の積層型光電変換装置の特性が表1にまとめられて示されている。各光電変換装置の有効面積は 1cm^2 であり、AM1.5の光を $100\text{mW}/\text{cm}^2$ の光量で照射して 25°C において出力特性が測定された。表1において、各光電変換装置の開放電圧(V_{oc})、短絡電流密度(J_{sc})、曲線因子(FF)、および変換効率(E_{ff})が示されている。また、表1において、分光感度スペクトル測定から求めた前方光電変換ユニットの出力電流、後方光電変換ユニットの出力電流、およびこれらを総合した全体の出力電流も、比較例1のそれらの値で規格化された相対値で示されている。

- [0094] [表1]

| | 前方光電変換ユニットの n 型層 | 中間反射層 | V _{oc} (V) | J _{sc} (mA/cm ²) | FF | Eff (%) | 分光感度電流(比較例 1 で規格化) | | |
|-------|-----------------------------|------------|------------------------|--|-------|------------|--------------------|----------------|------|
| | | | | | | | 前方光電 変換ユニット | 後方光電 変換ユニット | 全体 |
| 比較例 1 | 微結晶シリコン | - | 1.353 | 11.61 | 0.734 | 11.53 | 1.00 | 1.00 | 1.00 |
| 比較例 2 | 非晶質酸化シリコン | - | 1.354 | 11.64 | 0.730 | 11.51 | 0.99 | 1.01 | 1.00 |
| 実施例 1 | 微結晶シリコン | n 型シリコン複合層 | 1.338 | 12.71 | 0.701 | 11.92 | 1.09 | 1.06 | 1.08 |
| 実施例 2 | シリコン複合層 | - | 1.340 | 13.29 | 0.692 | 12.32 | 1.14 | 1.15 | 1.14 |
| 実施例 3 | シリコン複合層/微結晶シリコン | - | 1.346 | 13.04 | 0.721 | 12.65 | 1.12 | 1.08 | 1.12 |
| 実施例 4 | 微結晶シリコン/シリコン複合層/ 微結晶シリコン | - | 1.350 | 12.96 | 0.732 | 12.80 | 1.07 | 1.11 | 1.10 |

[0095] (比較例1)

比較例1として、図15に示すような積層型光電変換装置が作製された。まず、厚み1.1mmで127mm角のガラス基板1上に、微小なピラミッド状の表面凹凸を含みかつ平均厚さ800nmの SnO_2 膜が透明電極層2として熱CVD法にて形成された。得られた透明電極層2のシート抵抗は約 $9\Omega/\square$ であった。またC光源で測定したヘイズ率は12%であり、表面凹凸の平均高低差dは約100nmであった。この透明電極層2の上に、プラズマCVDを利用して、厚さ15nmのp型非晶質炭化シリコン層31、厚さ $0.3\mu\text{m}$ のi型非晶質シリコン層32、および厚さ30nmのn型微結晶シリコン層33を含む前方光電変換ユニット3を形成し、続けて厚さ15nmのp型微結晶シリコン層51、厚さ $2.5\mu\text{m}$ のi型結晶質シリコン層52、および厚さ15nmのn型微結晶シリコン層53を含む後方光電変換ユニット5を順次形成した。その後、裏面電極層6として、厚さ90nmのAlドープされたZnO膜と厚さ300nmのAg膜がスパッタ法にて順次形成された。

[0096] (比較例2)

比較例2として、図16に示すような積層型光電変換装置が作製された。この図16に示された比較例2の装置は、図15中のn型微結晶シリコン層33が厚さ30nmのn型の非晶質酸化シリコン層39で置き換えられていることのみにおいて比較例1の装置と異なっている。また、この比較例2の装置は、後方光電変換ユニットが結晶質光電変換ユニットにされていることを除き、前述の先行例2の装置に類似した構造を有している。n型非晶質酸化シリコン層39の成膜条件において、ガス流量は $\text{SiH}_4/\text{C}_2\text{O}_2/\text{PH}_3/\text{H}_2=5/2.5/0.1/100\text{sccm}$ 、電源周波数は13.56MHz、パワー密度は $20\text{mW}/\text{cm}^2$ 、圧力は100Pa、そして基板温度は 200°C であった。形成された非晶質酸化シリコン層39において、酸素濃度は18原子%、波長600nmの光に関する屈折率は3.0、ラマン散乱で測定した非晶質シリコン成分のTOモードピークに対する結晶シリコン成分のTOモードピークの強度比は0であって結晶相が存在せず、そして暗導電率は $1.2\times 10^{-6}\text{S}/\text{cm}$ であった。

[0097] 表1からわかるように、比較例2は比較例1とほぼ同じ特性を示し、 J_{sc} の増加または前方光電変換ユニットの分光感度電流に有意な変化を示していない。このことから、

酸素濃度が18原子%のn型非晶質酸化シリコン層39では、前方光電変換ユニット3側に光を反射する効果がないと言える。すなわち、このn型非晶質酸化シリコン層39の屈折率は高く3.0であって、非晶質シリコン層および結晶質シリコン層と比較した屈折率差が小さいので、n型非晶質酸化シリコン層39による反射効果がほとんど得られないと言える。

[0098] (実施例1)

実施例1として、図10に示されているような積層型光電変換装置が作製された。この実施例1の装置は、前方光電変換ユニット3と後方光電変換ユニット5の間に厚さ30nmのn型シリコン複合層4が形成されていることのみにおいて図15に示された比較例1の装置と異なっている。なお、このn型シリコン複合層4は、前方光電変換ユニット3に含まれるn型層の一部であるとも考えることもできる。

[0099] n型シリコン複合層4の成膜条件において、ガス流量は $\text{SiH}_4/\text{CO}_2/\text{PH}_3/\text{H}_2=5/10/0.1/1000\text{sccm}$ 、電源周波数は13.56MHz、パワー密度は $100\text{mW}/\text{cm}^2$ 、圧力は100Pa、そして基板温度は 200°C であった。形成されたn型シリコン複合層4において、酸素濃度が42原子%、光学ギャップが2.37eV、XPSで測定した E_{Xps} が3.5eV、波長600nmの光に関する屈折率が2.0、ラマン散乱で測定した非晶質シリコン成分のTOモードピークに対する結晶シリコン成分のTOモードピークの強度比が2.0、そして暗導電率が $5 \times 10^{-6}\text{S}/\text{cm}$ であった。

[0100] 表1からわかるように、実施例1では比較例1に比べてややFFが低下しているが、 J_{sc} が $1\text{mA}/\text{cm}^2$ 以上増加して E_{ff} が向上している。また、前方光電変換ユニットの分光感度電流が9%増加しており、シリコン複合層4が前方光電変換ユニット側に効果的に入射光を反射していることがわかる。さらに、実施例1では後方光電変換ユニットの分光感度電流も6%増加しており、シリコン複合層4で光散乱が起こることによって後方光電変換ユニット中の光路長も伸びていると考えられる。

[0101] (実施例2)

実施例2として、図17に示すような積層型光電変換装置が作製された。この実施例2の装置は、前方光電変換ユニット3のn型層として厚さ30nmのn型シリコン複合層4を用いることによって中間反射層とn型層を兼用したことのみにおいて図10に示され

た実施例1の装置と異なっている。

- [0102] 表1からわかるように、本実施例2においては実施例1と比べてもさらに J_{sc} が増加して Eff が向上しており、前方光電変換ユニットと後方光電変換ユニットの両方の分光感度電流も増加している。これは、前方光電変換ユニット3のn型層をシリコン複合層4が兼ねることによって、前方光電変換ユニット3側に反射される光と後方変換ユニット5側に透過する光ともに厚さ30nmのn型微結晶シリコン層を通過する必要がなくなつて吸収ロスが減つたためと考えられる。ただし、比較例1および実施例1に比べて、実施例2ではFFが低下しており、i型非晶質シリコン層32とシリコン複合層4との界面において、接触抵抗が増加していると考えられる。
- [0103] 図33のグラフは、図17の積層構造を有する光電変換装置の厚さ方向に沿ってSIMSで測定したリン濃度と酸素濃度の分布を示している。すなわち、このグラフの横軸は厚さ方向の距離(μm)を表し、左の縦軸は原子濃度(cm^{-3})を表し、そして右の縦軸はSIMSの秒当たりのカウント数(c/s)を表している。裏面電極6は塩酸によるウェットエッチングによって予め除去され、基板1側に向かってイオンスパッタリングしながらSIMSでリン濃度および酸素濃度が深さ方向(厚さ方向)に沿って測定された。図33のグラフに示されているように、深さ方向に同じ位置でリンと酸素が明確なピークを有していることから、n型のシリコン複合層が存在していることがわかる。
- [0104] 図34のグラフは、図17の積層構造を有する光電変換装置の厚さ方向に沿ってXPSで測定した酸素濃度の分布を示している。すなわち、このグラフの横軸は厚さ方向のスパッタ時間(分)を表し、縦軸は原子%を表している。なお、XPS測定された積層型光電変換装置に含まれるシリコン複合層の厚さは50nmであつて、その屈折率は2.18であつた。裏面電極6は塩酸によるウェットエッチングによって予め除去され、基板1側に向かってイオンスパッタリングしながらXPSで酸素濃度が深さ方向(厚さ方向)に沿って測定された。図34のグラフに示されているように、酸素濃度に明確なピークが現れており、シリコン複合層が存在していることがわかる。このグラフにおける酸素濃度のピーク値は約15原子%で、その半値幅は約110nmである。実際のシリコン複合層の膜厚50nmを考慮して、 $(15\text{原子}\%) \times (110\text{nm} / 50\text{nm}) = 33$ なので、XPS測定されたシリコン複合層の酸素濃度が33原子%であることがわかる。

[0105] (実施例3)

実施例3として、図18に示されているような積層型光電変換装置が作製された。この実施例3の装置は、前方光電変換ユニット3のn型層が、第一n型層である厚さ30nmのn型シリコン複合層34と、第二n型層である厚さ5nmのn型微結晶シリコン層35を積層して形成されていることのみにおいて図17に示された実施例2の装置と異なっている。もちろん、本実施例3におけるn型シリコン複合層34も、実施例1および2におけるn型シリコン複合層4と同じプラズマCVD条件で成膜されている。

[0106] 表1からわかるように、本実施例3においては実施例2に比べてやや J_{sc} が減少しているが、FFが向上して E_{ff} が向上している。また、本実施例3における前方光電変換ユニットの分光感度電流は実施例2に比べてやや低いが、比較例1および実施例1に比べて高くなっている。これは、n型シリコン複合層34とp型微結晶シリコン層51との間に、n型微結晶シリコン層35を挿入したことによって、n/p界面の接触抵抗が減少してFFが改善したからであると考えられる。なお、本実施例3において挿入されたn型微結晶シリコン層35の厚さが5nmと薄いことから、実施例2に比べて J_{sc} の低下は大きくない。

[0107] (実施例4)

実施例4として、図19に示されているような積層型光電変換装置が作製された。この実施例4の装置は、前方光電変換ユニット3のn型層が第一n型層である厚さ10nmのn型微結晶シリコン層36と第二n型層である厚さ60nmのn型シリコン複合層37と第三n型層である厚さ5nmのn型微結晶シリコン層38を積層して形成されていることのみにおいて図17に示された実施例2の装置と異なっている。

[0108] 表1からわかるように、本実施例4においては実施例3に比べてやや J_{sc} が減少しているが、FFが向上して E_{ff} が向上している。これは、i型非晶質シリコン層32とn型シリコン複合層37との間にn型微結晶シリコン層36を挿入したことにより、i/n界面の接触抵抗も減少してFFが実施例3に比べてもさらに改善したからであると考えられる。また、本実施例4においては、n型シリコン複合層37を除くn型微結晶シリコン層36とn型微結晶シリコン層38は合計で15nmの小さな厚さを有しており、実施例1の場合のn型微結晶シリコン層33の厚さ30nmより薄いので、吸収損失が低減して J_{sc} が実

施例1に比べても増加している。

[0109] (実施例5)

実施例5として、図20のグラフは、図17の構造を有する積層型光電変換装置中のシリコン複合層4の屈折率を変化させた場合の分光感度電流の相対値を示している。本実施例5におけるシリコン複合層4は、プラズマCVDにおいて CO_2/SiH_4 比を1〜15の範囲内で変化させたことを除いて、実施例1および2の場合と同様に成膜された。このグラフにおいて、横軸は波長600nmの光に関するシリコン複合層4の屈折率を表し、縦軸はシリコン複合層を含まない図15の比較例1と比較した本実施例5の装置の分光感度電流の相対値を表している。

[0110] 図20に示されているように、前方光電変換ユニット3の分光感度電流は、シリコン複合層4の屈折率の減少にともなって増加し、屈折率が約1.8より小さくなれば減少する。この理由としては、シリコン複合層4の屈折率の減少とともに前方光電変換ユニット3側に反射される光が増加して分光感度電流が増加するが、屈折率が約1.8より小さくなればシリコン複合層4の暗導電率の減少によって、シリコン複合層4の抵抗および界面の接触抵抗の増加の影響が無視できなくなって電流が減少すると考えられる。

[0111] 後方光電変換ユニット5の分光感度電流は、シリコン複合層4の屈折率の減少にともなって増加し、屈折率が約2より小さくなれば減少する。屈折率の減少とともにシリコン複合層4の透過率が増加するので、後方光電変換ユニット5へ到達する光が増えてその電流が増加する。シリコン複合層4の屈折率が約2より小さくなれば、前方光電変換ユニット側3に反射する光が多くなって、後方光電変換ユニット5に到達する光が減少する影響が無視できなくなってその電流が減少する。

[0112] 図20からわかるように、前方光電変換ユニット3と後方光電変換ユニット5を総合した全体の分光感度電流も、屈折率に依存した最大値を有している。シリコン複合層4の屈折率が1.7以上2.5未満において、比較例1の場合に比べて本実施例5における積層型光電変換装置の全体の分光感度電流が増加する。また、比較例1の場合に比べて本実施例5における積層型光電変換装置の全体の分光感度電流を10%以上増加させるためには、シリコン複合層4の屈折率を1.8以上2.1以下にする

必要がある。

[0113] 次に、2段積層型光電変換装置のうちで、後方光電変換ユニットにおける一導電型層(p層)の一部にもシリコン複合層を用いた場合について、従来技術による比較例1と本発明による実施例6〜9とが説明される。これらの積層型光電変換装置の特性の相対値が、表2にまとめて示されている。

[0114] [表2]

| | 前方光電変換ユニット のn型層の構成 | 後方光電変換ユニット のp型層の構成 | 出力特性(比較例1で規格化) | | | |
|------|-----------------------|-----------------------|----------------|------|------|------|
| | | | Voc | Jsc | FF | Eff |
| 比較例1 | 微結晶シリコン | 微結晶シリコン | 1.00 | 1.00 | 1.00 | 1.00 |
| 実施例6 | 微結晶シリコン | シリコン複合層 | 1.00 | 1.09 | 0.96 | 1.04 |
| 実施例7 | シリコン複合層 | シリコン複合層 | 1.00 | 1.20 | 0.93 | 1.11 |
| 実施例8 | 微結晶シリコン/ シリコン複合層 | シリコン複合層/ 微結晶シリコン | 0.99 | 1.17 | 0.97 | 1.12 |
| 実施例9 | シリコン複合層/ 微結晶シリコン | 微結晶シリコン/ シリコン複合層 | 0.99 | 1.14 | 0.98 | 1.12 |

[0115] (実施例6)

実施例6においては、図21に示されているような積層型光電変換装置が作製された。この実施例6の装置は、後方光電変換ユニット5のp型層を、厚さ30nmのp型シリコン複合層51aで置き換えたことのみにおいて図15に示された比較例1の装置と異なっている。

[0116] p型シリコン複合層51aのプラズマCVD条件において、ガス流量比は $\text{SiH}_4/\text{CO}_2/\text{B}_2\text{H}_6/\text{H}_2=1/2/0.0025/500$ 、電源周波数は13.56MHz、パワー密度は $100\text{mW}/\text{cm}^2$ 、圧力は800Pa、基板温度は200℃であった。得られたp型シリコン複合層51aにおいて、酸素濃度が29原子%、波長600nmの光に関する屈折率が2.45、ラマン散乱で測定した非晶質シリコン成分のTOモードピークに対する結晶シリコン成分のTOモードピークの強度比が1.2、そして暗導電率が $2 \times 10^{-5}\text{S}/\text{cm}$ であった。

[0117] 表2に示されているように、実施例6においても比較例1に比べてJscが増加してEffが向上している。p型シリコン複合層51aが中間反射層として機能し、前方光電変換ユニット3側に効果的に入射光を反射していると考えられる。また、後方光電変換ユ

ニット5のp型層が透明度の高いp型シリコン複合層51aに置き換わっているため、光吸収ロスも低減されていると考えられる。ただし、本実施例6においては、比較例1に比べてFFが低下しており、n型微結晶シリコン層33/p型シリコン複合層51a界面またはp型シリコン複合層51a/i型結晶質シリコン層52界面で接触抵抗が増加していると考えられる。

[0118] (実施例7)

実施例7においては、図22に示されているような積層型光電変換装置が作製された。この実施例7の装置は、前方光電変換ユニット3のn型層を厚さ30nmのn型シリコン複合層33aで置き換え、かつ後方光電変換ユニット5のp型層を厚さ30nmのp型シリコン複合層51aで置き換えたことのみにおいて図15に示された比較例1の装置と異なっている。なお、n型シリコン複合層33aは、実施例1および2のn型シリコン複合層4と同様のプラズマCVD条件で成膜されている。

[0119] 表2に示されているように、実施例7においては、比較例1に比べて J_{sc} が大幅に増加して E_{ff} が向上しており、実施例6と比べても J_{sc} が増加して E_{ff} が向上していることがわかる。この理由としては、n型シリコン複合層33aとp型シリコン複合層51aとの厚さの合計が60nmであり、それらの中間反射層としての機能がさらに向上したものと考えられる。また、前方光電変換ユニット3のn型層および後方光電変換ユニット5のp型層の両者がいずれも透明度の高いシリコン複合層に置き換わっているため、光吸収ロスも大幅に低減されているものと考えられる。ただし、比較例1に比べて、実施例7においてFFが低下しており、i型非晶質シリコン層32/シリコン複合層33a界面またはp型シリコン複合層51a/i型結晶質シリコン層52界面において接触抵抗が増加していると考えられる。

[0120] (実施例8)

実施例8においては、図23に示されているような積層型光電変換装置が作製された。この実施例8の装置は、前方光電変換ユニット3のn型層33として厚さ10nmのn型微結晶シリコン層33bと厚さ30nmのn型シリコン複合層33aをこの順に積層して形成し、さらに後方光電変換ユニット5のp型層51として厚さ30nmのp型シリコン複合層51aと厚さ5nmのp型微結晶シリコン51bをこの順に積層していることのみにおい

て図22に示された実施例7の装置を異なっている。

- [0121] 表2に示されているように、実施例8においては実施例7に比べてFFが改善されている。この理由としては、i型非晶質シリコン層32／n型シリコン複合層33a界面の接触抵抗が薄いn型微結晶シリコン層33bを挟むことによって低減され、さらにp型シリコン複合層51a／i型結晶質シリコン層52界面の接触抵抗が薄いp型微結晶シリコン層51bを挟むことによって低減されたことによると考えられる。他方、本実施例8においては、n型微結晶シリコン層33bおよびp型微結晶シリコン層51bにおける光吸収ロスの影響によって、 J_{sc} は実施例7の場合と比べてやや低下している。

- [0122] (実施例9)

実施例9においては、図24に示されているような積層型光電変換装置が作製された。この実施例9の装置は、前方光電変換ユニット3のn型層33として厚さ30nmのn型シリコン複合層33aと厚さ10nmのn型微結晶シリコン層33cをこの順に積層して形成し、さらに後方光電変換ユニット5のp型層51として厚さ5nmのp型微結晶シリコン層51cと厚さ30nmのp型シリコン複合層51aをこの順に積層していることのみにおいて図23に示された実施例8の装置と異なっている。

- [0123] 表2に示されているように、実施例9においては実施例8に比べてさらにFFが改善されている。この理由としては、接触抵抗の影響が最も顕著に現れる前方光電変換ユニット3と後方光電変換ユニット5との接合界面にシリコン複合層が介在せず、図15の比較例1と同様にn型微結晶シリコン層33c／p型微結晶シリコン層51cの接合が形成されているからであると考えられる。

- [0124] (実施例10)

実施例10においては、実施例2に類似して、図17に示すような積層型光電変換装置が作製された。この実施例10の装置は、前方光電変換ユニット3のn型シリコン複合層4の厚さが50nmに変更されるとともに、そのプラズマCVD条件が変更されたことのみにおいて実施例2の装置と異なっている。すなわち、本実施例10の装置の他の作製条件は、比較例1および実施例2の場合と同様である。

- [0125] 具体的には、本実施例10におけるn型シリコン複合層4のプラズマCVD条件として、ガス流量比が $\text{SiH}_4/\text{CO}_2/\text{PH}_3/\text{H}_2 = 1/3/0.02/100$ 、電源周波数が13.

56MHz、パワー密度が $100\text{mW}/\text{cm}^2$ 、圧力が 100Pa 、そして基板温度が 200°C に設定された。本実施例10では、比較例2の場合と異なって、 SiH_4 に対する H_2 の希釈度が100倍に高められており、これは CO_2 を含まないとすれば容易に結晶相が現れる条件である。この条件で得られたn型シリコン複合層4において、酸素濃度は44原子%、光学ギャップは 2.42eV 、XPSで測定した E_{XPS} は 3.6eV 、暗導電率は $1.2 \times 10^{-12}\text{S}/\text{cm}$ 、そして 600nm の光に関する屈折率は 1.95 であり、TCO層に匹敵する低い屈折率が得られている。また、このシリコン複合層において、ラマン散乱の測定によってアモルファスシリコンのTOモードピークが検知され、局所的に非晶質シリコンを含むことが確認された。しかし、そのラマン散乱の測定において結晶シリコンのTOモードピークは検知されず、すなわち非晶質合金相に由来するTOモードピークに対する結晶シリコン相に由来するTOモードピークの強度比($I_{\text{c}}/I_{\text{a}}$)は 0 であり、シリコン結晶相は検知されなかった。また、X線回折および透過型電子顕微鏡法によっても、本実施例10のシリコン複合層において結晶相は検知されなかった。

[0126] 表3において、比較例1と本実施例10の積層型光電変換装置の特性が相対値によって示されている。表3からわかるように、本実施例10の積層型光電変換装置のようにシリコン結晶相を含まないシリコン複合層を有する場合においても、比較例1に比べて J_{sc} が増加して Eff が向上し得る。また、比較例1に比べて、本実施例10では第一光電変換ユニット3および第二光電変換ユニット5ともに分光感度電流が増加していた。このことから、シリコン複合層4が中間反射層として機能し、第一光電変換ユニット3側に効果的に入射光を反射していることがわかる。また、シリコン複合層4で光の散乱が起こって、第二光電変換ユニット5内の光路長も伸びていると考えられる。さらに、第一光電変換ユニット3のn型層が透明度の高いシリコン複合層4に置き換わっているため、光吸収ロスも低減されているものと考えられる。ただし、本実施例10においては、比較例1に比べて FF が低下しており、i型非晶質シリコン層32/シリコン複合層4界面またはシリコン複合層4/p型微結晶シリコン51界面において、接触抵抗が増加していると考えられる。

[0127] [表3]

| | 前方光電変換ユニット の n 型層の構成 | 出力特性(比較例 1 で規格化) | | | |
|--------|-------------------------|------------------|------|------|------|
| | | Voc | Jsc | FF | Eff |
| 比較例 1 | 微結晶シリコン | 1.00 | 1.00 | 1.00 | 1.00 |
| 実施例 10 | シリコン複合層 | 0.99 | 1.16 | 0.95 | 1.09 |

[0128] (実施例11)

図35は、シリコン複合層の膜厚を変化させて測定したラマン散乱スペクトルを表すグラフである。このグラフ中の実施例11、参考例1、および参考例2のシリコン複合層のプラズマCVD条件は、実施例10におけるシリコン複合層の場合と同じである。本実施例11では、実施例10の積層型光電変換装置の裏面電極6をウェットエッチングで除去し、イオンスパッタでシリコン複合層4の表面を露出させてラマン散乱スペクトルを測定した。このとき、シリコン複合層4の厚さは50nmであった。参考例1と参考例2では、ガラス基板上にそれぞれ300nmと1 μ mの厚さのシリコン複合層を堆積させた。

[0129] シリコン複合層の厚さがそれぞれ50nmと300nmである実施例11と参考例1では、図35においてアモルファスシリコン成分による幅の広いTOモードピークだけが480 cm^{-1} 付近において観察され、結晶相が膜中に含まれないことを表している。他方、シリコン複合層の厚さが1 μ mである参考例2では、図35のグラフにおいて520 cm^{-1} 付近にショルダーが観察され、結晶シリコン成分によるTOモードピークが検知された。

[0130] 図35に示されているように、シリコン複合層を厚くすれば結晶相が検出されることから、実施例11のシリコン複合層は結晶相が発生する直前の状態になっていると考えられる。すなわち、積層型光電変換装置中のシリコン複合層は、同じプラズマCVD条件では、1 μ m以上の厚さ堆積してシリコン結晶相を含むことがより好ましい条件の一つと言える。なお、実施例11と参考例1のシリコン複合層については、X線回折および透過型電子顕微鏡法でも結晶相は検知されなかった。

[0131] 実施例11に比べて水素希釈率だけを変えてシリコン複合層を堆積した場合、水素希釈率120以上で得られたシリコン複合層中で結晶相が検知された。また、実施例11の積層構造を有する光電変換装置において、シリコン複合層4の堆積時の水素希釈率だけを50～120で変化させたときに、水素希釈率70以上でJscが比較例1に比

べて5%以上増加した。すなわち、積層型光電変換装置において中間反射層に用いるシリコン複合層の堆積時の水素希釈率は、結晶相が検知される場合の水素希釈率の60%以上にすることが好ましい条件の一つと言える。なお、シリコン複合層に結晶相が生成するプラズマCVD条件から、水素希釈率以外の成膜条件を非晶質の生成しやすい条件側にずらして堆積されたシリコン複合層であっても、積層型光電変換装置の特性向上に有効であった。

[0132] (実施例12)

図25の模式的断面図において、実施例12による3段の積層型光電変換装置が示されている。この光電変換装置において、2段目の光電変換ユニット5aまでは、i型層の膜厚が変更されていることを除けば、図10の実施例1の場合と同様に作製された。図25中の1段目の光電変換ユニット3aのi型非晶質シリコン層32aの厚さは100nmであり、2段目の光電変換ユニット5aのi型結晶質シリコン層52aの厚さは1.2 μm である。2段目の光電変換ユニット5aの上には、厚さ30nmの第二のシリコン複合層7の形成後に、厚さ15nmのp型微結晶シリコン層81、厚さ2.0 μm のi型結晶質シリコン層82、および厚さ15nmのn型微結晶シリコン層83を含む3段目の光電変換ユニット8が形成された。その後、裏面電極6として、厚さ90nmのAlドープされたZnO層と厚さ300nmのAg層がスパッタ法にて順次形成された。第一のシリコン複合層4および第二のシリコン複合層7は、実施例1のシリコン複合層4と同じプラズマCVD条件で成膜された。

[0133] 以上のようにして得られた本実施例12の3段積層型光電変換装置に関して、表1の場合と同じ条件で出力特性を測定したところ、 V_{oc} が1.905V、 J_{sc} が10.07 mA/cm^2 、FFが0.745、そしてEffが14.29%であった。

[0134] (比較例3)

比較例3として、図26に示されているような3段積層型光電変換装置が作製された。この比較例3の装置は、第一シリコン複合層4と第二シリコン複合層7が省略されていることのみにおいて、図25に示された実施例12の装置と異なっている。この比較例3の出力特性を測定したところ、 V_{oc} が1.910V、 J_{sc} が9.50 mA/cm^2 、FFが0.749、そしてEffが13.59%であった。

[0135] 上述の実施例12と比較例3との比較から、3段積層型光電変換装置においても、シリコン複合層による反射効果によって J_{sc} が増加し、 Eff が向上することがわかる。

[0136] 3段積層型光電変換装置に関して、さらに従来技術による比較例4、実施例13、および実施例14が説明される。これらの積層型光電変換装置の特性が、相対値によって表4にまとめて示されている。

[0137] [表4]

| | 第一/第二光電変換 ユニット間のシリコン複合層 | 第二/第三光電変換 ユニット間のシリコン複合層 | 出力特性(比較例3で規格化) | | | |
|-------|----------------------------|----------------------------|----------------|----------|------|-------|
| | | | V_{oc} | J_{sc} | FF | Eff |
| 比較例4 | なし | なし | 1.00 | 1.00 | 1.00 | 1.00 |
| 実施例13 | なし | あり | 1.00 | 1.06 | 0.99 | 1.04 |
| 実施例14 | あり | あり | 1.00 | 1.06 | 1.00 | 1.05 |

[0138] (比較例4)

比較例4の3段積層型光電変換装置は、3段目の光電変換ユニット8におけるi型結晶質シリコン層82の厚さが $2.0\mu m$ でなくて $2.5\mu m$ であったことのみにおいて、図26の比較例3と異なっている。

[0139] (実施例13)

実施例13においては、図27に示されているような3段積層型光電変換装置が作製された。この図27の装置は、第二光電変換ユニット5aのn型層を厚さ30nmのn型シリコン複合層53aで置き換え、かつ第三光電変換ユニット8のp型層を厚さ30nmのp型シリコン複合層81aで置き換えたことのみにおいて、比較例4の装置と異なっている。なお、n型シリコン複合層53aは実施例1におけるn型シリコン複合層と同じ条件で堆積され、p型シリコン複合層81aは実施例6におけるp型シリコン複合層と同じ条件で堆積された。

[0140] 表4に示されているように、本実施例13の3段積層型光電変換装置においても、シリコン複合層による中間反射効果によって、比較例4に比べて J_{sc} が増加して Eff が向上していることがわかる。

[0141] (実施例14)

実施例14においては、図28に示されているような3段積層型光電変換装置が作製

された。比較例4にくらべて、本実施例14における異なる特徴は、1段目の光電変換ユニット3aのn型層33として厚さ5nmのn型微結晶シリコン層33b、厚さ50nmのn型シリコン複合層33a、および厚さ5nmのn型微結晶シリコン層33cがこの順に積層され、2段目の光電変換ユニット5aのn型層53として厚さ5nmのn型微結晶シリコン層53b、厚さ50nmのn型シリコン複合層53a、および厚さ5nmのn型微結晶シリコン層53cがこの順に積層されていることである。なお、n型シリコン複合層33aとn型シリコン複合層53aは、実施例10におけるn型シリコン複合層4と同じ条件で堆積された。

[0142] 表4に示されているように、本実施例14の3段積層型光電変換装置においても、シリコン複合層による中間反射効果によって、比較例4に比べて J_{sc} が増加して E_{ff} が向上していることがわかる。

[0143] (実施例15)

図29において、本発明の実施例15による集積型薄膜光電変換モジュールが示されている。この図29のモジュールは、ZnO中間反射層105をシリコン複合層107に変えていることのみにおいて、図31の従来モジュールと異なっている。本実施例15のモジュールに含まれる各層の厚さや成膜方法は実施例1の場合と同様である。図29のモジュールの面積は910mm×455mmであり、パターニングによって分割された100の光電変換セルが相互に直列接続されている。

[0144] (比較例5〜7)

比較例5として、図30に示されているように中間反射層を含まない集積型薄膜光電変換モジュールが作製された。比較例6として、図31に示されているようにスパッタで成膜された厚さ30nmのZnO中間反射層105を含むモジュールが作製された。比較例7として、図32に示されているようにZnO中間反射層105および第3の分離溝124を含むモジュールが作製された。

[0145] 表5において、実施例15および比較例5〜7の集積型薄膜光電変換モジュールに関して、表1の場合と同様の条件で測定された出力特性がまとめられている。

[0146] [表5]

| | 構造 | 第3の 分離溝 | 中間 反射層 | Voc (V) | Isc (A) | FF | Pmax (W) | Eff (%) |
|--------|------|------------|-----------|------------|------------|-------|-------------|------------|
| 実施例 15 | 図 29 | なし | シリコン複合層 | 132.3 | 0.536 | 0.712 | 50.5 | 13.2 |
| 比較例 5 | 図 30 | なし | なし | 132.9 | 0.420 | 0.729 | 40.7 | 10.6 |
| 比較例 6 | 図 31 | なし | ZnO | 108.3 | 0.506 | 0.524 | 28.7 | 7.5 |
| 比較例 7 | 図 32 | あり | ZnO | 136.5 | 0.464 | 0.694 | 43.9 | 11.5 |

[0147] 表5からわかるように、中間反射層を含まない比較例5に比べて、ZnO中間反射層を含む比較例6においては、VocとFFが大幅に低下して、最大電力(Pmax)と変換効率(Eff)が著しく減少している。これは、ZnOの中間反射層105、接続溝123、および裏面電極層106の電流経路によってリーク電流が生じるからである。他方、第3の分離溝124を含む比較例7においては、そのようなリーク電流が抑制されて、比較例5にくらべて短絡電流(Isc)が増加してPmaxが約3W向上している。

[0148] シリコン複合層107を含む実施例15においては、比較例7に比べてさらにJscが増加して、Pmaxが比較例5に比べて約10W向上している。これは、第3分離溝124による面積ロスがなくなってIscが向上したからであると考えられる。また、本実施例15では前方光電変換ユニット層104a、シリコン複合層107、および後方光電変換ユニット層104bをプラズマCVDで連続して形成できるので、シリコン複合層107と後方光電変換ユニット104bの界面で大気汚染が生じないので、FFが向上したと考えられる。

[0149] さらに、比較例7に比べて、実施例15では第3分離溝124が不要でパターニング回数を減らすことができ、生産のコストと時間を削減することができる。また、シリコン複合層107は光電変換ユニット形成用のプラズマCVD装置にCO₂のガスラインを追加するだけで成膜できるので、ZnO中間層の成膜に必要なだったスパッタ装置などの他の成膜設備が不要となって、生産コストが大幅に削減され得る。さらに、比較例7に比べて、実施例15では真空装置であるプラズマCVD装置へ基板を搬入、加熱、および搬出する作業が1回ずつ減り、このことによっても生産のコストと時間を削減することができる。

[0150] (実施例16)

実施例16においては、実施例2に類似して、図17に示されているような積層構造を有する2段積層型光電変換装置が作製された。ただし、実施例16においては、サンプル1Aの光電変換装置とサンプル1Bの光電変換装置が少し異なるプロセスで作製された。

- [0151] サンプル1Aでは、まず透明ガラス基板1上に SnO_2 を主成分とする透明電極層が形成された。その後、第一プラズマCVD装置内に導入された基板を昇温した後に、非晶質シリコン光電変換ユニット3のp型非晶質シリコンカーバイド層31、i型非晶質シリコン光電変換層32、およびn型シリコン複合層4の厚さの第一部分がそれぞれ15 nm、300nm、40nmの厚さで形成された。
- [0152] そのn型シリコン複合層4の第一部分の成膜条件において、ガス流量比は $\text{SiH}_4/\text{C}_2\text{O}_2/\text{PH}_3/\text{H}_2=1/3/0.025/200$ 、電源周波数は13.56MHz、パワー密度は $120\text{mW}/\text{cm}^2$ 、そして基板温度は 180°C であった。形成されたn型シリコン複合層4の第一部分において、酸素濃度は42原子%であって、波長600nmの光に関する屈折率は2.0であった。
- [0153] n型シリコン複合層4の第一部分の堆積を終えて成膜室の真空排気を行った後、直ちに基板を第一プラズマCVD装置のアンロードチャンバに移送し、そのチャンバを速やかに窒素ガスを満たした後に、基板が大気中に取り出された。
- [0154] それから、基板が約40時間大気中に放置(大気暴露)された後に第二プラズマCVD装置内に導入されて昇温され、n型シリコン複合層4の厚さの第二部分が10nmの厚さで形成された。このn型シリコン複合層4の第二部分の屈折率と酸素濃度は、第一プラズマCVD装置で形成されたシリコン複合層4の第一とほぼ同じであった。
- [0155] 引き続いて、同じ第二プラズマCVD装置において、結晶シリコン光電変換ユニット5のp型微結晶シリコン層51、ノンドープi型結晶質シリコン光電変換層52、n型微結晶シリコン層53がそれぞれ15nm、 $2.5\mu\text{m}$ 、15nmの厚さで形成された。その後、裏面電極6として、Alドープされた厚さ90nmのZnO層と厚さ300nmのAg層がスパッタ法にて順次堆積された。
- [0156] サンプル1Bの積層型光電変換装置は、非晶質シリコン光電変換ユニット3から結晶シリコン光電変換ユニット5までが同一のプラズマCVD装置内で連続的に形成さ

れたことのみにおいて、サンプル1Aの装置と異なっている。すなわち、サンプル1Bの装置においては、n型シリコン複合層4の厚さの全体が同一のプラズマCVD装置内で連続的に堆積され、途中で基板が大気中に取り出されることがなかった。

[0157] 上述のようなサンプル1Aおよびサンプル1Bの光電変換装置に関して表1の場合と同じ条件で光電変換特性を測定したところ、サンプル1Bと比較したサンプル1Aの光電変換装置の変換効率の相対値は1.01であり、大気暴露が行れたにもかかわらず高い特性を示した。

[0158] (実施例17)

実施例17においては、実施例1に類似して、図10に示されているような積層構造を有する光電変換装置が作製された。ただし、実施例17においては、サンプル2Aの光電変換装置とサンプル2Bの光電変換装置が少し異なるプロセスで作製された。

[0159] サンプル2Aの光電変換装置の作製プロセスはサンプル1Aの場合に類似しており、第一プラズマCVD装置において、非晶質シリコン光電変換ユニット3のp型非晶質シリコンカーバイド層31、i型非晶質シリコン光電変換層32、n型微結晶シリコン層33、およびn型シリコン複合層4の厚さの第一部分がそれぞれ15nm、300nm、10nm、および40nmの厚さで形成された。すなわち、サンプル2Aは、n型シリコン複合層4を形成する前にそのシリコン複合層に比べて導電性と結晶化率が高いn型微結晶シリコン層33を形成することのみにおいて、サンプル1Aと異なっている。このようなサンプル2Aにおいては、n型微結晶シリコン層33を先に形成することによってi型非晶質シリコン層32とシリコン複合層4との界面の接触抵抗が低減でき、サンプル1Aの場合に比べて光電変換特性をより改善することができる。

[0160] サンプル2Bの積層型光電変換装置は、n型シリコン複合層4の厚さの全体が同一のプラズマCVD装置内で連続的に堆積され、途中で基板が大気中に取り出されることがなかったことのみにおいて、サンプル2Aの装置と異なっている。

[0161] 上述のようなサンプル2Aとサンプル2Bの光電変換装置に関して表1の場合と同じ条件で光電変換特性を測定したところ、サンプル2Bと比較したサンプル2Aの光電変換装置の変換効率の相対値は1.01であり、大気暴露を行ったにもかかわらず高い特性を示した。

[0162] (実施例18)

実施例18においては、実施例17におけるシリコン複合層4の酸素濃度と波長600 nmの光に関する屈折率とが種々に変更されたサンプルがさらに作製された。そして、表5において、シリコン複合層4の厚さの第一部分までの堆積後に大気暴露が行われたサンプルとその大気暴露が行われなかったサンプルの光電変換効率が、サンプル2Bに対する相対値として示されている。

[0163] [表6]

| 膜中酸素濃度 (原子%) | 屈折率 | 光電変換効率(相対値) | | | |
|-----------------|-----|-------------|------|-----------|------|
| | | 大気暴露あり | | 大気暴露なし | |
| 0 | 4.0 | 比較サンプル01A | 0.83 | 比較サンプル01B | 0.87 |
| 19 | 2.8 | 比較サンプル02A | 0.92 | 比較サンプル02B | 0.95 |
| 25 | 2.5 | サンプル3A | 0.97 | サンプル3B | 0.97 |
| 33 | 2.2 | サンプル4A | 0.99 | サンプル4B | 0.99 |
| 42 | 2.0 | サンプル2A | 1.01 | サンプル2B | 1.00 |
| 51 | 1.8 | サンプル5A | 1.04 | サンプル5B | 1.03 |

[0164] 表6によれば、シリコン複合層4の酸素濃度が高かつ屈折率が小さくなるにつれて、その中間反射層としての効果が増大して、光電変換効率が向上していることがわかる。また、シリコン複合層4の酸素濃度および屈折率が同じである場合に、大気暴露の有無のサンプルを比較すれば、酸素濃度が25%以上または屈折率が2.5以下のサンプル2A、3A、4A、5Aでは、大気暴露を行わなかったサンプル2B、3B、4B、5Bと同等以上の光電変換効率を得られていることがわかる。シリコン複合層は元々酸素を含んだ膜であるので、表面酸化による高抵抗化などの悪影響は受けにくい。したがって、シリコン複合層の酸素濃度が高くて屈折率が小さいほど、大気暴露の工程を経ても光電変換特性への影響が少なくなる。

[0165] (実施例19)

実施例19においては、実施例17におけるサンプル2Aに類似した種々のサンプルがさらに作製された。すなわち、本実施例19においては、シリコン複合層4の全厚における第一部分と第二部分の割合が種々に変更された。そして、表7において、シリコン複合層4の厚さの第一部分までの堆積後に大気暴露が行われたサンプルの光

電変換効率が、大気暴露が行われなかった比較サンプル02Bに対する相対値として示されている。

[0166] [表7]

| | シリコン複合層膜厚 (nm) 33a/33b | 光電変換効率 (相対値) |
|------------|---------------------------|-----------------|
| 比較サンプル 02B | (大気暴露なし) | 1.00 |
| 比較サンプル 03A | 0/50 | 0.97 |
| サンプル 6A | 10/40 | 1.00 |
| サンプル 7A | 20/30 | 1.00 |
| サンプル 8A | 30/20 | 1.02 |
| サンプル 2A | 40/10 | 1.01 |
| 比較サンプル 04A | 50/0 | 0.81 |

[0167] 表7に示されているように、比較サンプル03Aにおいては、大気暴露前のシリコン複合層4の厚さが0、すなわち図10におけるn型微結晶シリコン層33とn型シリコン複合層4との間で大気暴露されており、本来酸素をほとんど含有しないn型微結晶シリコン層33の表面が大気暴露された影響によって、比較サンプル2Bに比べて光電変換効率がやや低下している。また、比較サンプル04Aにおいては、大気暴露後のシリコン複合層4の厚さが0、すなわち図10におけるn型シリコン複合層4とp型微結晶シリコン層51との間で大気暴露されており、np接合界面すなわち光電変換ユニット間のトンネル接合界面が大気暴露されたので、比較サンプル02Bに比べて光電変換効率が大幅に低下している。

[0168] 他方、サンプル6A、7A、8Aおよび2Aは、いずれも大気暴露の直前および直後にn型シリコン複合層の厚さの一部を形成しており、大気暴露を行わなかった比較サンプル02Bに比べて少なくとも同等以上の光電変換効率を得られている。特にサンプル8Aと2Aにおいては、n型シリコン複合層4の全厚に対して大気暴露前に形成される第一部分の割合が6割以上と大きくされており、比較サンプル02Bに比べてもさらに高い光電変換効率を得られている。この理由としては、大気暴露の後に第二プラズマCVD装置に基板を導入して成膜する前に成膜室の真空排気と基板の再加熱を行っている間に、シリコン複合層4および導電型層中の過剰なドーパント原子が除去

される効果があり、その効果は大気暴露前に形成されるシリコン複合層の第一部分の割合が全厚の6割以上に大きいほどより顕著になり、その結果として光電変換効率が向上したと考えられる。

[0169] (実施例20)

実施例20においては、実施例1に類似して、図10に示されているような積層構造を有する光電変換装置が作製された。ただし、実施例20においては、シリコン複合層4のプラズマCVDにおけるガス混合比を種々に変えることによって種々のサンプルの光電変換装置が作製された。

[0170] サンプル9では、まず透明なガラス基板1上に、 SnO_2 を主成分とする透明電極層2が形成された。その後、プラズマCVD装置に導入された基板を昇温した後に、非晶質シリコン光電変換ユニット3のp型非晶質シリコンカーバイド層31、i型非晶質シリコン光電変換層32、n型微結晶シリコン層33、およびn型シリコン複合層4がそれぞれ15nm、300nm、10nm、50nmの厚さで形成された。

[0171] n型シリコン複合層4のプラズマCVD条件において、ガス流量比は $\text{SiH}_4/\text{CO}_2/\text{PH}_3/\text{H}_2=1/5/0.025/360$ 、電源周波数は13.56MHz、パワー密度は $150\text{mW}/\text{cm}^2$ 、基板温度は 180°C であった。なお、これと同一条件にてガラス基板上に膜厚300nmに形成したn型シリコン複合層において、波長600nmの光に関する屈折率は1.83、二次イオン質量分析法(SIMS)により求めた膜中リン濃度は $6.0 \times 10^{20}\text{cm}^{-3}$ 、酸素濃度は52原子%、そしてラマン散乱スペクトルにおける非晶質合金相に由来するTOモードピークに対する結晶シリコン相に由来するTOモードピークの強度比(I_c/I_a)は2.5であった。

[0172] 次に、プラズマCVD装置内において、結晶シリコン光電変換ユニット5のp型微結晶シリコン層51、ノドープi型結晶質シリコン光電変換層52、およびn型微結晶シリコン層53がそれぞれ15nm、 $2.5\mu\text{m}$ 、15nmの厚さで形成された。その後、裏面電極5として、Alドープされた厚さ90nmのZnO層と厚さ300nmのAg層がスパッタ法にて順次形成された。

[0173] サンプル10～12および比較サンプル05～07は、それらに含まれるn型シリコン複合層4のプラズマCVDにおけるシリコン原料ガスの SiH_4 に対するドーピング原料ガス

の PH_3 の混合比が0.01～0.1の範囲内で種々に変更されたことのみにおいてサンプル9と異なっている。

[0174] 表8においては、サンプル9～12および比較サンプル05～07に関して、シリコン複合層4の堆積時のガス混合比、波長600nmの光に関する屈折率、リン濃度、酸素濃度、およびラマン散乱スペクトルにおけるピーク強度比(I_c/I_a)とともに、光電変換効率がサンプル9を基準とした相対値で示されている。

[0175] [表8]

| | ガス混合比 $\text{SiH}_4/\text{CO}_2/\text{PH}_3/\text{H}_2$ | 屈折率 | リン濃度 (cm^3) | 酸素濃度 (%) | I_c/I_a | 変換効率 (相対値) |
|----------|--|------|---------------------------|-------------|-----------|---------------|
| 比較サンプル05 | 1/5/0.01/360 | 1.76 | 2.4×10^{20} | 54 | 0.9 | 0.81 |
| サンプル10 | 1/5/0.012/360 | 1.79 | 3.1×10^{20} | 53 | 1.5 | 0.95 |
| サンプル9 | 1/5/0.025/360 | 1.83 | 6.0×10^{20} | 52 | 2.5 | 1.00 |
| サンプル11 | 1/5/0.05/360 | 1.86 | 1.1×10^{21} | 52 | 3.0 | 0.97 |
| サンプル12 | 1/5/0.07/360 | 1.88 | 1.8×10^{21} | 51 | 3.3 | 0.95 |
| 比較サンプル06 | 1/5/0.08/360 | 1.9 | 2.0×10^{21} | 50 | 3.6 | 0.91 |
| 比較サンプル07 | 1/5/0.1/360 | 1.95 | 2.5×10^{21} | 48 | 4.0 | 0.89 |

[0176] 表8中の比較サンプル05で示されているように、シリコン複合層のリン濃度が低ければその屈折率は低いものの I_c/I_a が低いので高抵抗になり、積層型光電変換装置における直列抵抗の増加の影響で光電変換効率は低くなっている。他方、リン原子はシリコン結晶相の成長促進の効果も有すると考えられ、サンプル9～12におけるようにリン濃度を増加させた場合に、 I_c/I_a の増加とドーパント濃度の増加の相乗効果によってシリコン複合層の導電性が大きく向上している。しかし、比較サンプル06～07におけるように PH_3 の混合比とリン濃度が高過ぎれば、シリコン結晶相による導電性は高いものの、過剰なリン原子が結晶質シリコン光電変換ユニット5側に混入する影響によって光電変換特性の低下を招いている。したがって、相対値で0.95以上の高い光電変換効率が得られているサンプル9～12の結果から、好ましいリン濃度は $3 \times 10^{20} \sim 1.8 \times 10^{21} \text{ cm}^{-3}$ の範囲内であり、かつ好ましい PH_3/SiH_4 ガス混合比は0.012～0.07の範囲内であることがわかる。

[0177] さらに作製されたサンプル13～15および比較サンプル08～09は、それらに含ま

れるn型シリコン複合層4のプラズマCVDにおけるシリコン原料ガスの SiH_4 に対する酸素原料ガスの CO_2 の混合比を2〜7の範囲内で種々に変更されたことのみにおいてサンプル9と異なっている。

[0178] 表9において、サンプル9、13〜15および比較サンプル08〜09に関して、シリコン複合層4の堆積時のガス混合比、波長600nmの光に関する屈折率、リン濃度、酸素濃度、およびラマン散乱スペクトルにおけるピーク強度比(I_c/I_a)とともに、光電変換効率がサンプル9を基準とした相対値で示されている。

[0179] [表9]

| | ガス混合比 $\text{SiH}_4/\text{CO}_2/\text{PH}_3/\text{H}_2$ | 屈折率 | リン濃度 (cm^3) | 酸素濃度 (%) | I_c/I_a | 変換効率 (相対値) |
|----------|--|------|---------------------------|-------------|-----------|---------------|
| 比較サンプル08 | 1/2/0.025/360 | 2.35 | 1.2×10^{21} | 31 | 4.3 | 0.92 |
| サンプル13 | 1/3/0.025/360 | 2.0 | 9.1×10^{20} | 42 | 3.8 | 0.95 |
| サンプル14 | 1/4/0.025/360 | 1.92 | 7.9×10^{20} | 49 | 3.1 | 0.99 |
| サンプル9 | 1/5/0.025/360 | 1.83 | 6.0×10^{20} | 52 | 2.5 | 1.00 |
| サンプル15 | 1/6/0.025/360 | 1.76 | 5.1×10^{20} | 56 | 1.5 | 0.95 |
| 比較サンプル09 | 1/7/0.025/360 | 1.71 | 4.3×10^{20} | 59 | 0.7 | 0.82 |

[0180] 表9中の比較サンプル08におけるように、シリコン複合層の酸素原子濃度が少なくて屈折率が高い場合にその導電性は高くなるが、反射効果が弱くなって吸収ロスも増加し、積層型光電変換装置の高い変換効率は得られなくなる。比較サンプル09においてはシリコン複合層の酸素原子濃度が高くて屈折率は低くはなっているが、 I_c/I_a が低くてシリコン結晶相が非常に少ないのでシリコン複合層が高抵抗になり、積層型光電変換装置の直列抵抗増加の影響で光電変換効率は低くなっている。したがって、相対値で0.95以上の高い効率が得られているサンプル9および13〜15の結果から、シリコン複合層において屈折率は2.0以下、酸素原子濃度は40%以上、そしてラマン散乱スペクトルにおけるピーク強度比 I_c/I_a は1.5以上であることが好ましいことがわかる。

産業上の利用可能性

[0181] 以上のように、本発明によれば積層型薄膜光電変換装置および積層型薄膜光電変換モジュールの光電変換効率を改善しかつ製造コストを低減させることができる。

請求の範囲

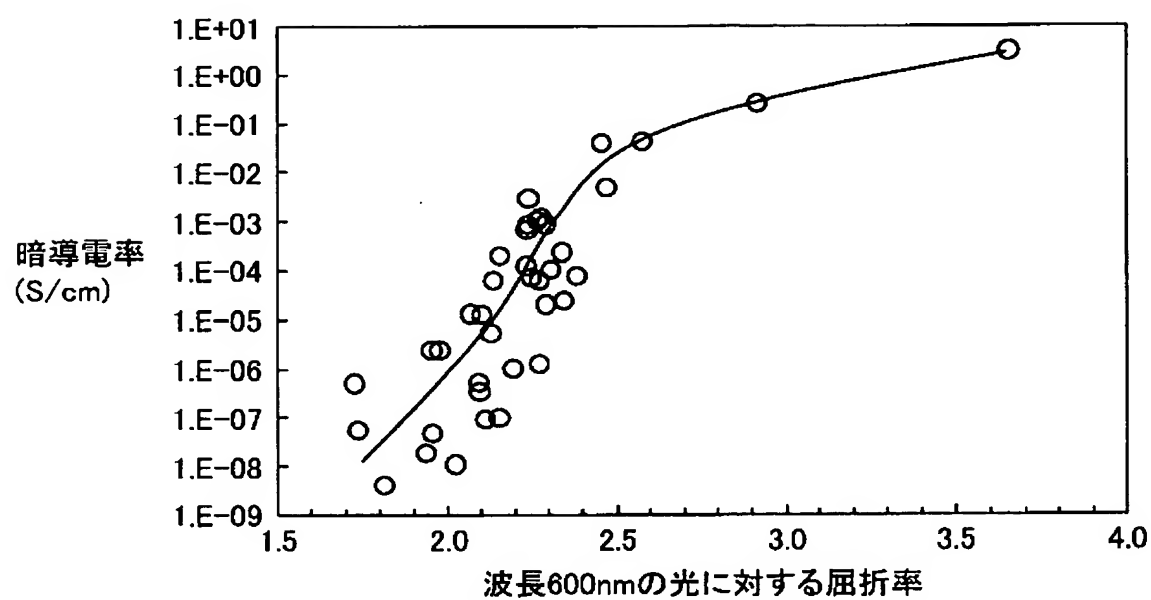
- [1] 基板(1)上において光入射側から順に一導電型層(31;51)、実質的に真性半導体の光電変換層(32;52)、および逆導電型層(33;53)を含む光電変換ユニット(3;5)の複数が積層されており、
- 相対的に光入射側に配置された前方光電変換ユニット(3)内の逆導電型層(33)と、その前方光電変換ユニット(3)に隣接して配置された後方光電変換ユニット(5)内の前記一導電型層(51)とのうちの少なくとも一方が少なくともその一部にシリコン複合層(4)を含み、
- 前記シリコン複合層(4)は20nm以上130nm以下の厚さと25原子%以上60原子%以下の酸素濃度を有していて、シリコンと酸素の非晶質合金相中にシリコンリッチな相を含むことを特徴とする積層型光電変換装置。
- [2] 前記シリコンリッチな相はシリコン結晶相を含むことを特徴とする請求項1に記載の積層型光電変換装置。
- [3] 前記シリコンリッチな相はドーピングされた非晶質シリコンを含むことを特徴とする請求項1に記載の積層型光電変換装置。
- [4] 波長600nmの光に関する前記シリコン複合層の屈折率が1.7以上2.5以下であることを特徴とする請求項1に記載の積層型光電変換装置。
- [5] 前記基板は透明であって、その基板を通して前記積層された光電変換ユニットに入射した光の反射スペクトルが波長500nmから800nmの範囲内に反射率の極大値と極小値をそれぞれ一以上有し、前記極大値と前記極小値の差が1%以上あることを特徴とする請求項1に記載の積層型光電変換装置。
- [6] 前記シリコン複合層の暗導電率が 10^{-8}S/cm 以上 10^{-1}S/cm 以下であることを特徴とする請求項1に記載の積層型光電変換装置。
- [7] 前記シリコン複合層において、ラマン散乱で測定した前記非晶質合金相に由来するTOモードピークに対する結晶シリコン相に由来するTOモードピークの強度比が0.5以上10以下であることを特徴とする請求項1に記載の積層型光電変換装置。
- [8] 前記シリコン複合層の光学ギャップが2.2eV以上であることを特徴とする請求項1に記載の積層型光電変換装置。

- [9] 前記シリコン複合層においてX線光電子分光法で測定したO1sのバンド間励起損失を受けた光電子の最上端エネルギーと、O1s光電子のピークエネルギーとのエネルギー差が2. 2eV以上であることを特徴とする請求項1に記載の積層型光電変換装置。
- [10] 前記シリコン複合層中におけるドーパント原子濃度が $3 \times 10^{20} \sim 1.8 \times 10^{21} \text{cm}^{-3}$ の範囲内にあることを特徴とする請求項1に記載の積層型光電変換装置。
- [11] 請求項1に記載された積層型光電変換装置を作製するための方法であって、プラズマCVD反応室内で前記シリコン複合層の全厚の一部までを堆積した後に前記基板が一旦大気中に取り出されることによって前記シリコン複合層の表面が大気に暴露され、その後に前記基板がプラズマCVD反応室内に導入されて前記シリコン複合層の全厚の残部が堆積されることを特徴とする作製方法。
- [12] 前記シリコン複合層の全厚の6割以上が堆積された後に前記基板が前記プラズマCVD反応室から大気中に取り出されることを特徴とする請求項11に記載の作製方法。
- [13] 請求項1に記載された積層型光電変換装置を作製するための方法であって、前記シリコン複合層をプラズマCVD反応室内で堆積する際のシリコン原料ガスに対するドーピング原料ガスの混合比が0.012～0.07の範囲にあることを特徴とする作製方法。
- [14] 基板(102)上に順次積層された第一電極層(103)、複数の光電変換ユニット層(104a; 104b)、および第二電極層(106)が複数の光電変換セル(110)を形成するように複数の分離溝(121; 122)で分離されかつそれらのセルは複数の接続溝(123)を介して互いに電氣的に直列接続されており、
各前記光電変換セルにおいては、光入射側から順に一導電型層、実質的に真性半導体の光電変換層、および逆導電型層を含む光電変換ユニットの複数の積層されており、
相対的に光入射側に配置された前方の前記光電変換ユニット(104a)内の前記逆導電型層と、その前方光電変換ユニットに隣接して配置された後方の前記光電変換ユニット(104b)内の前記一導電型層との少なくとも一方が少なくともその一部にシリコン複合層(107)を含み、

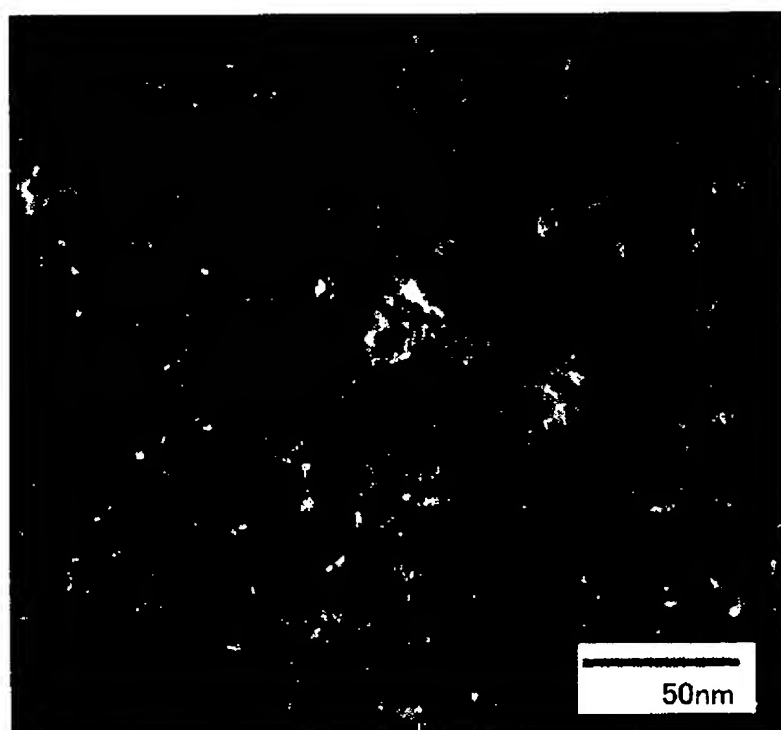
前記シリコン複合層(107)は20nm以上130nm以下の厚さと25原子%以上60原子%以下の酸素濃度を有していて、シリコンと酸素の非晶質合金相中にシリコンリッチな相を含むことを特徴とする集積型光電変換モジュール。

- [15] 前記第一電極層(103)は複数の第一分離溝(121)によって前記複数の光電変換セル(110)に対応する複数の領域に分離されており、前記複数の光電変換ユニット層(104a;104b)と前記第二電極層(106)は複数の第二分離溝(122)によって前記複数のセルに対応する複数の領域に分離されており、互いに隣り合う前記セルの前記第一電極と前記第二電極を電氣的に接続するための接続溝(123)が前記第1分離溝(121)と前記第二分離溝(122)との間に設けられていることを特徴とする請求項14に記載の集積型光電変換モジュール。

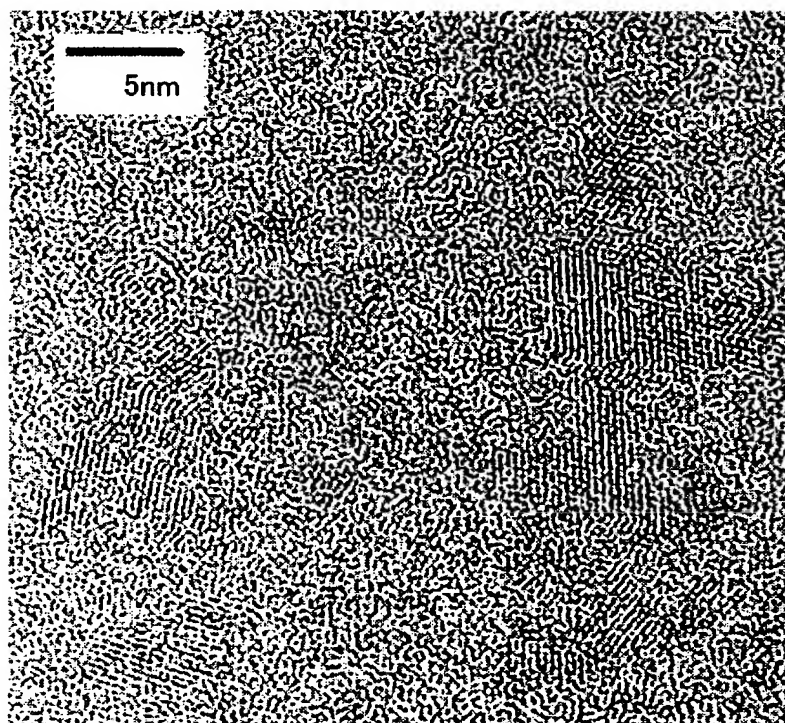
[図1]



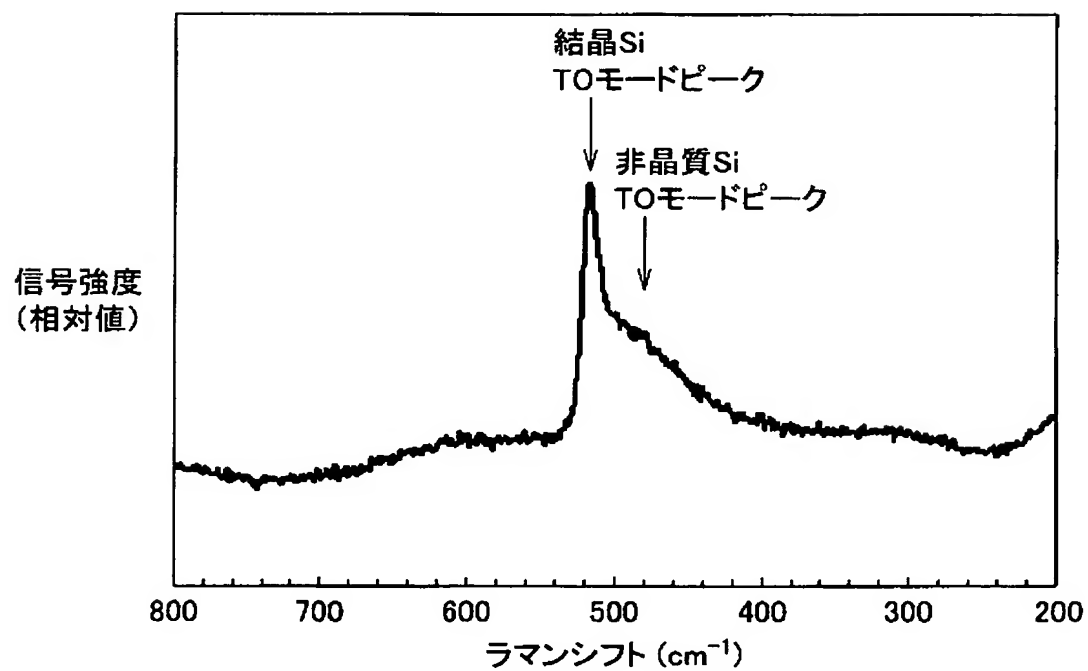
[図2]



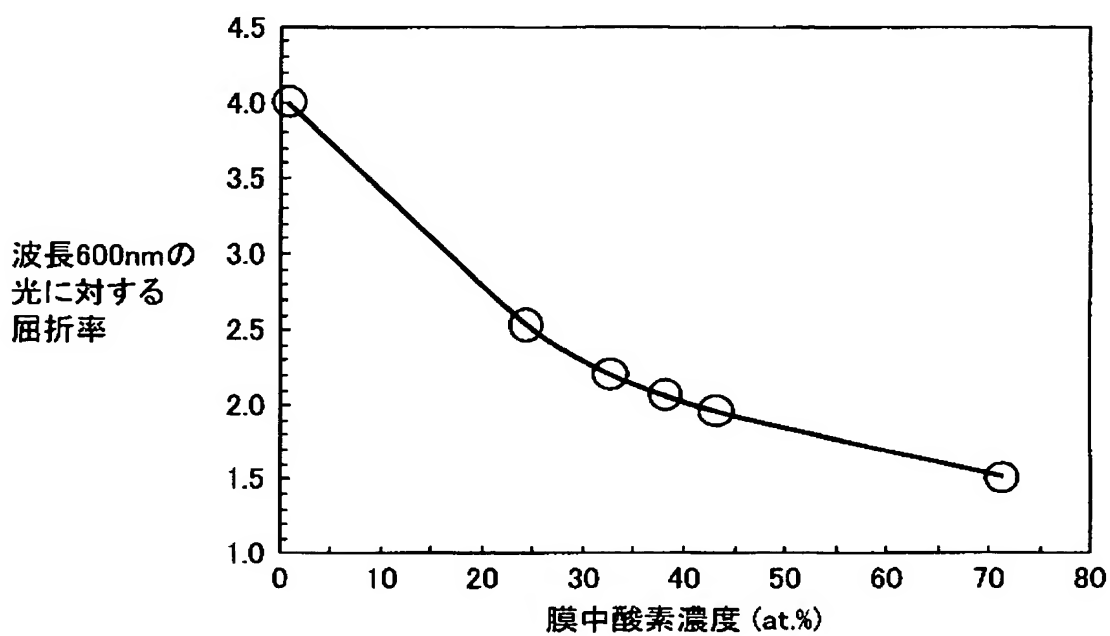
[図3]



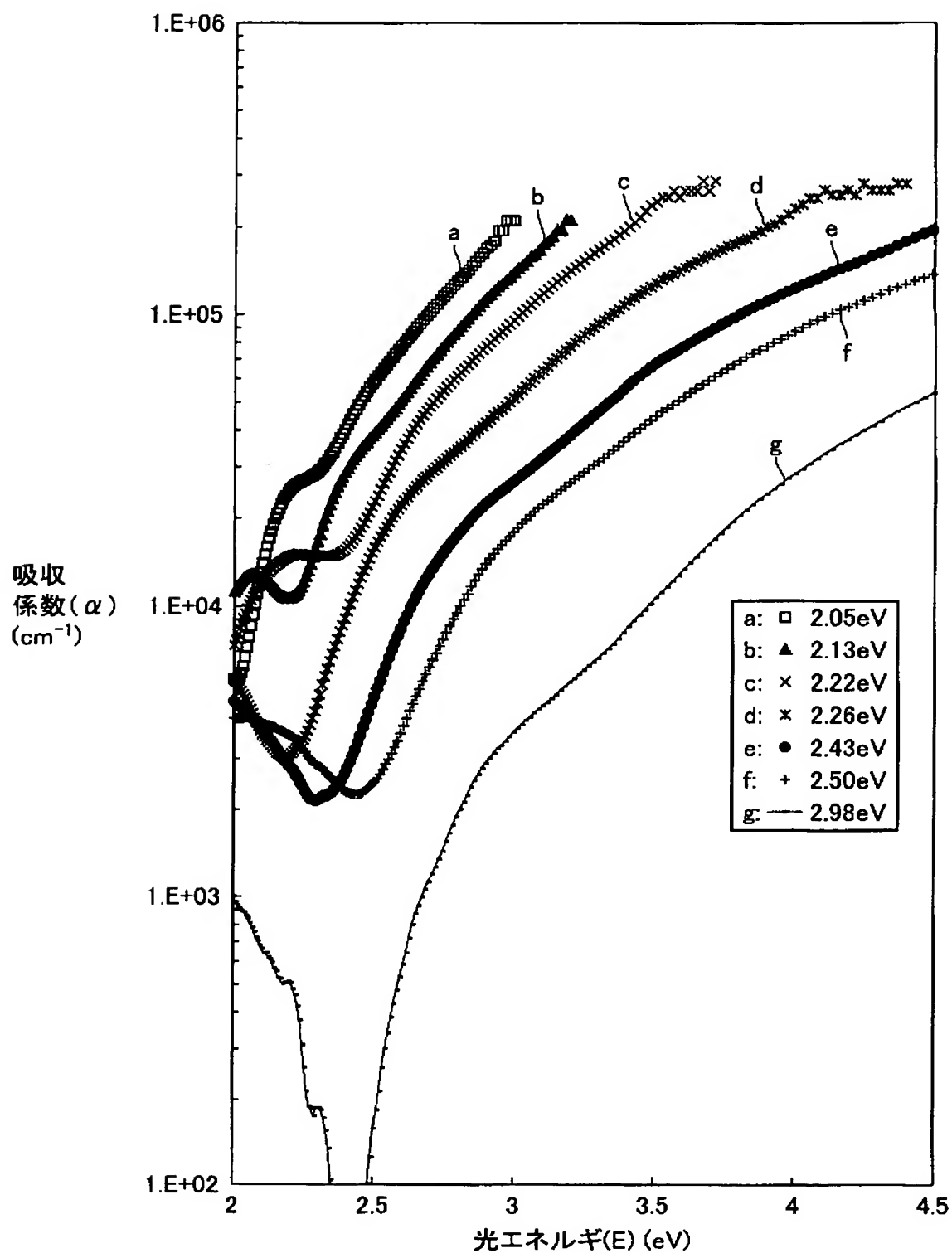
[図4]



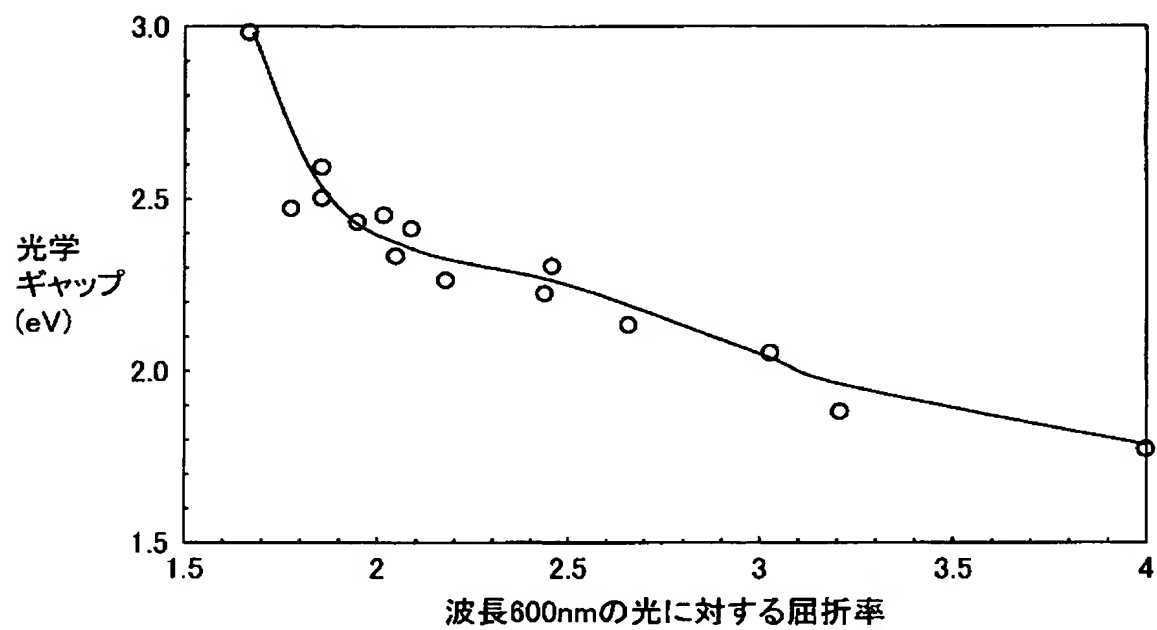
[図5]



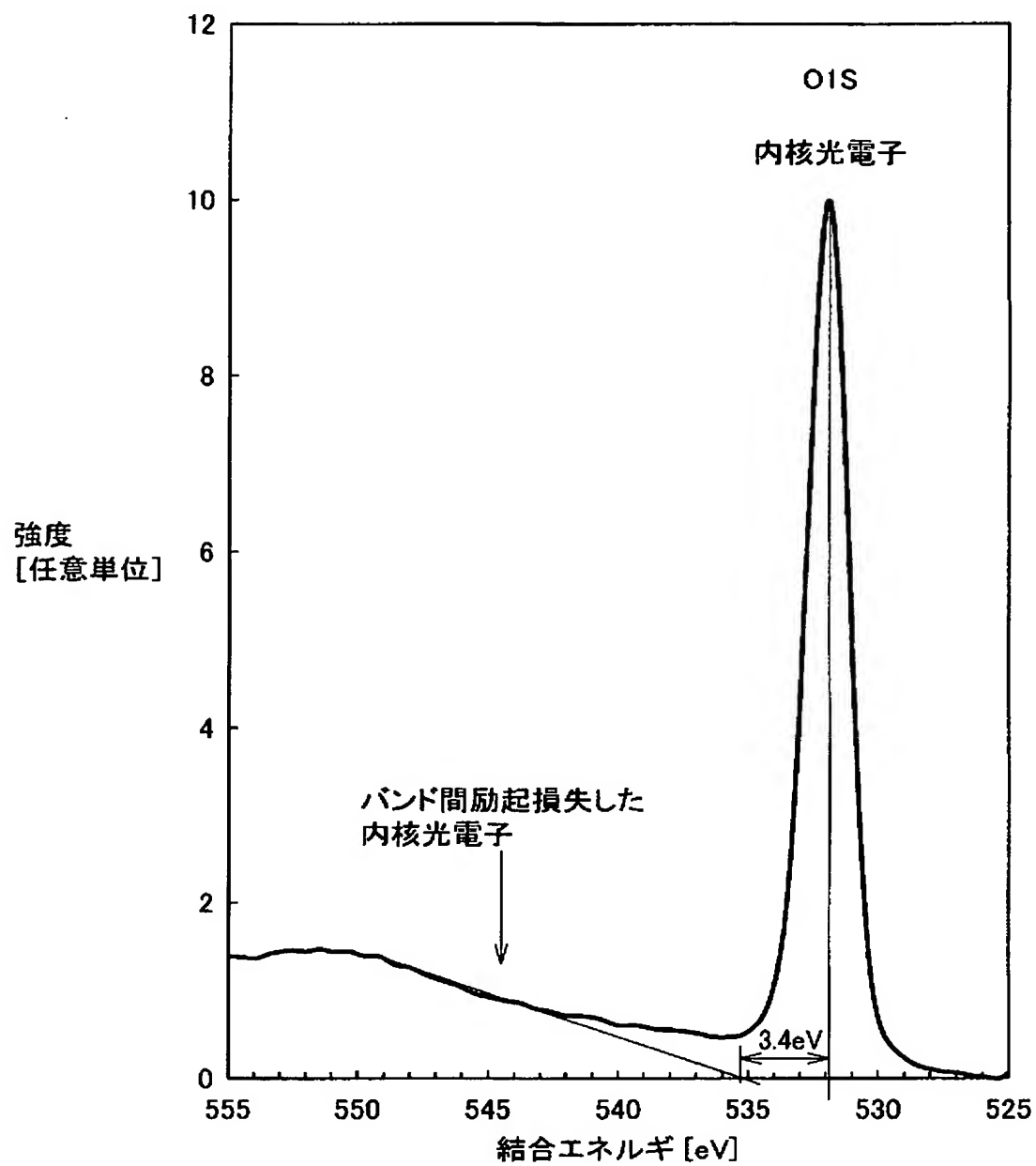
[図6]



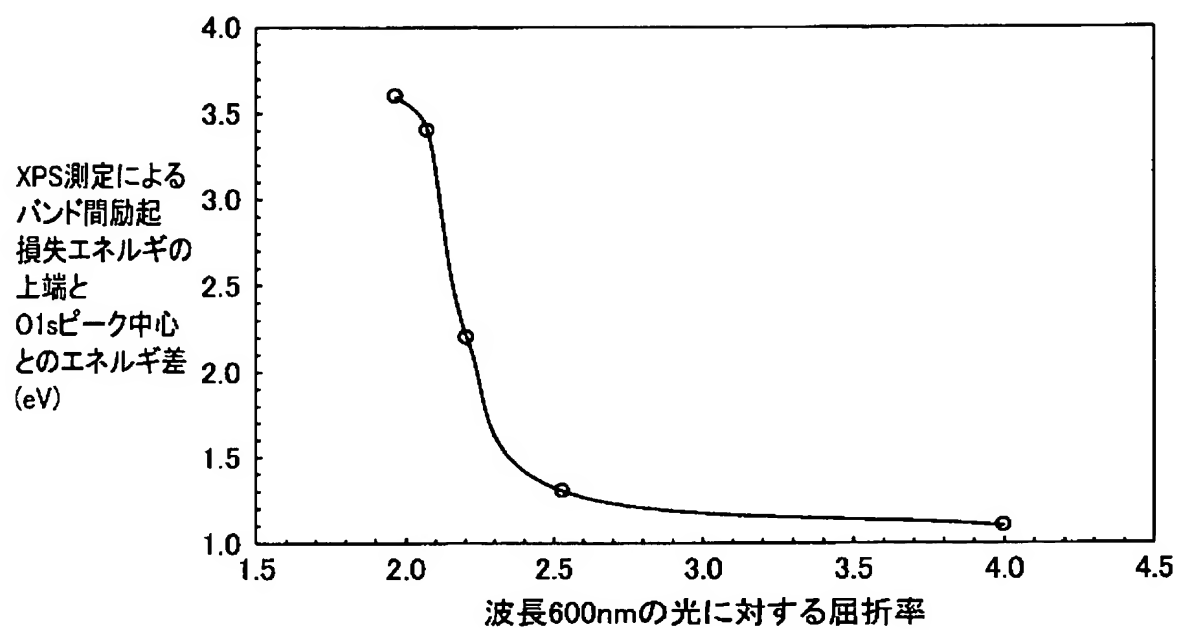
[図7]



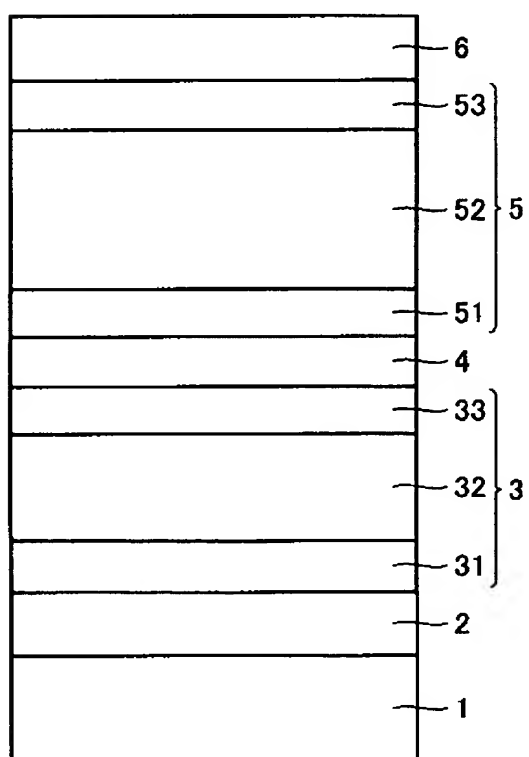
[図8]



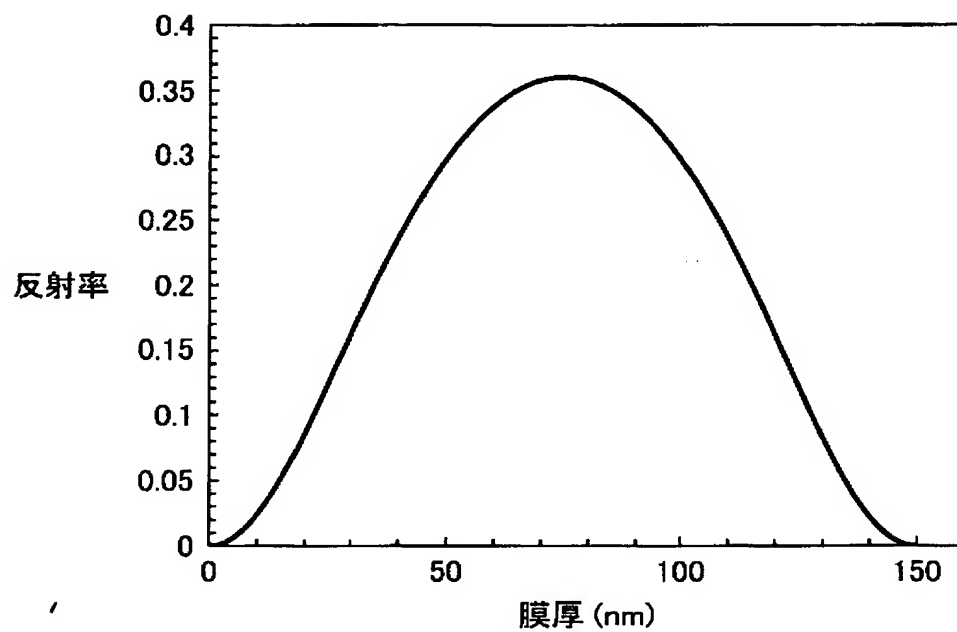
[図9]



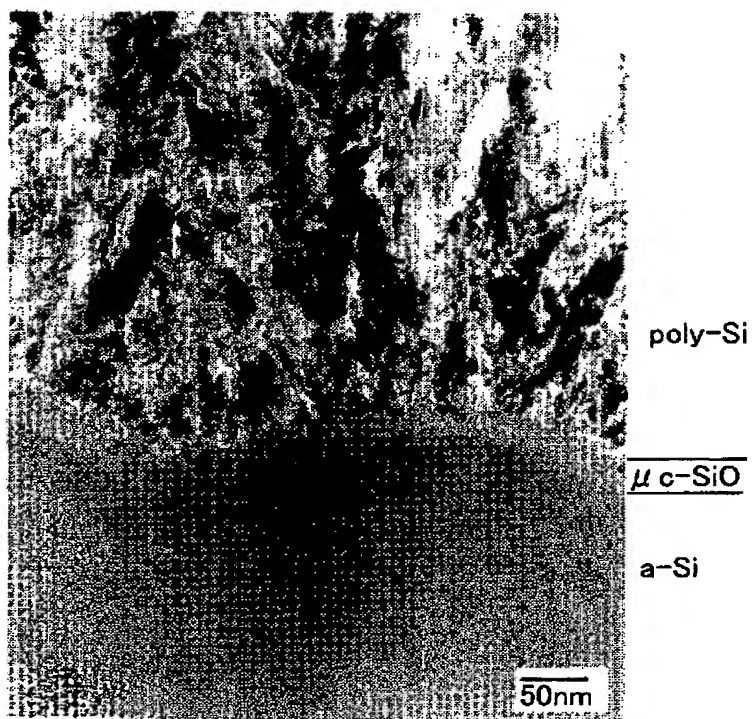
[図10]



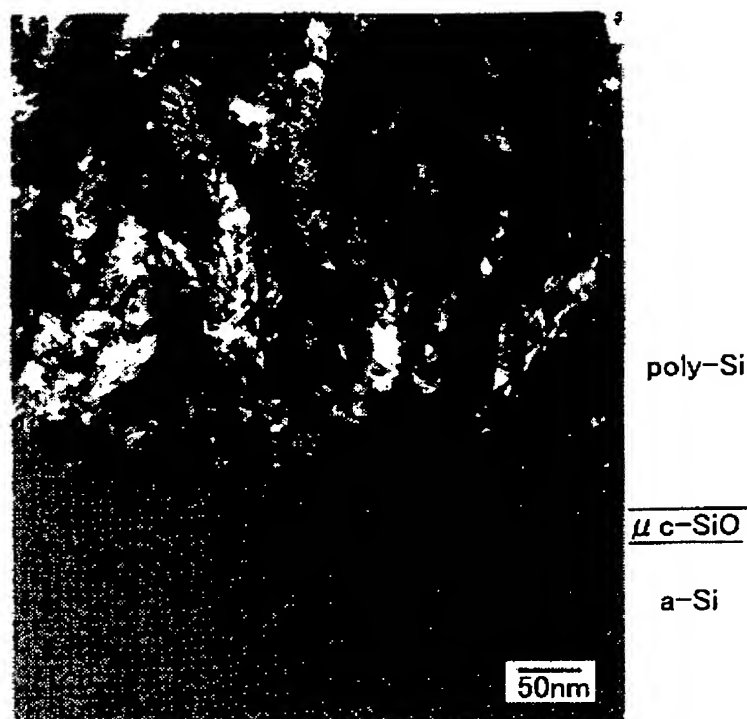
[図11]



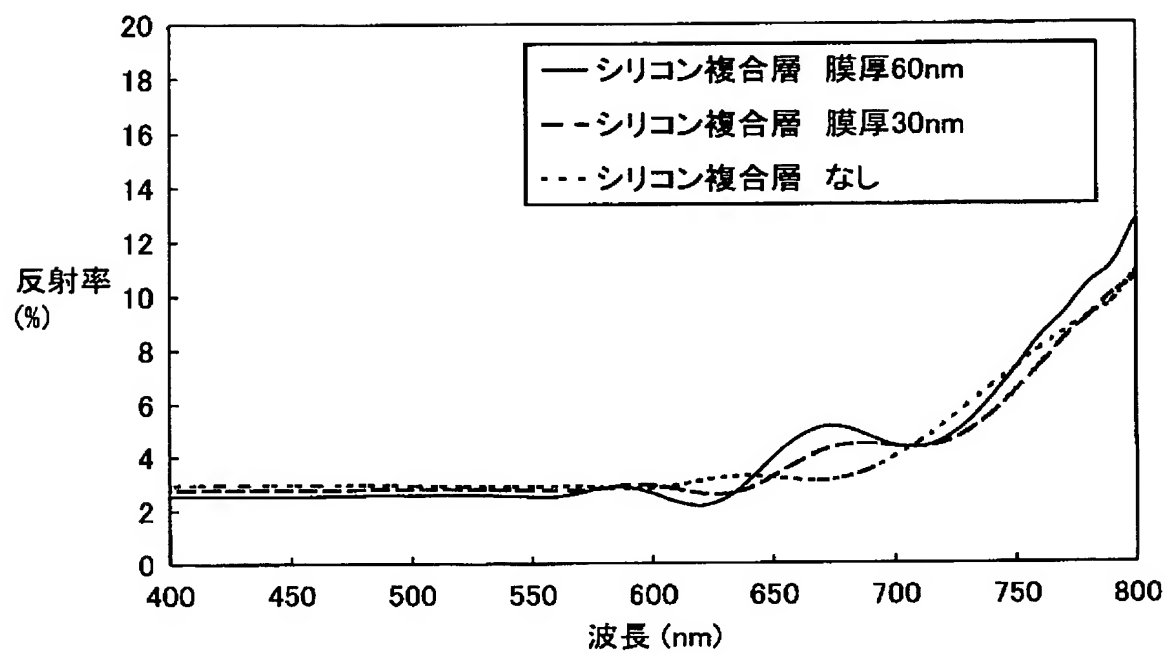
[図12]



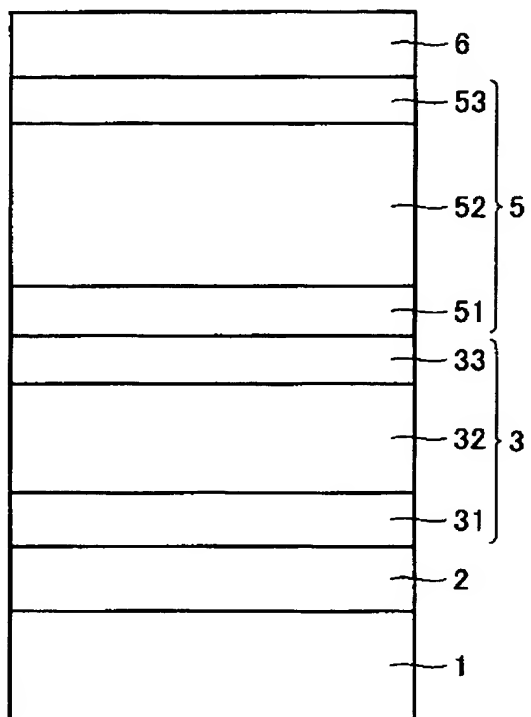
[図13]



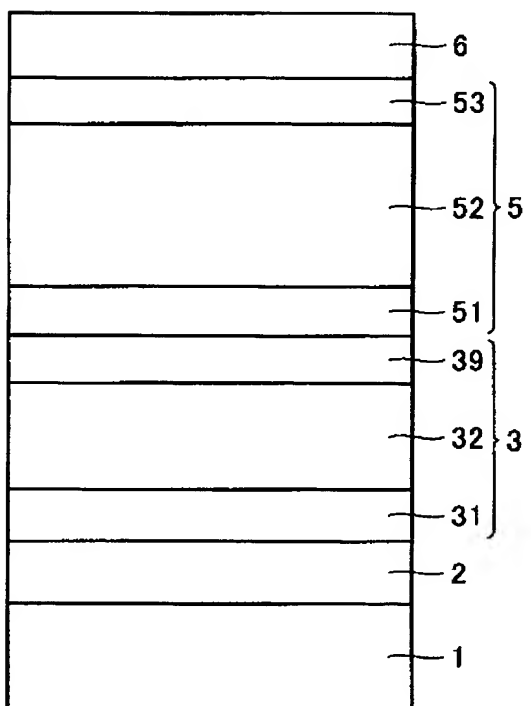
[図14]



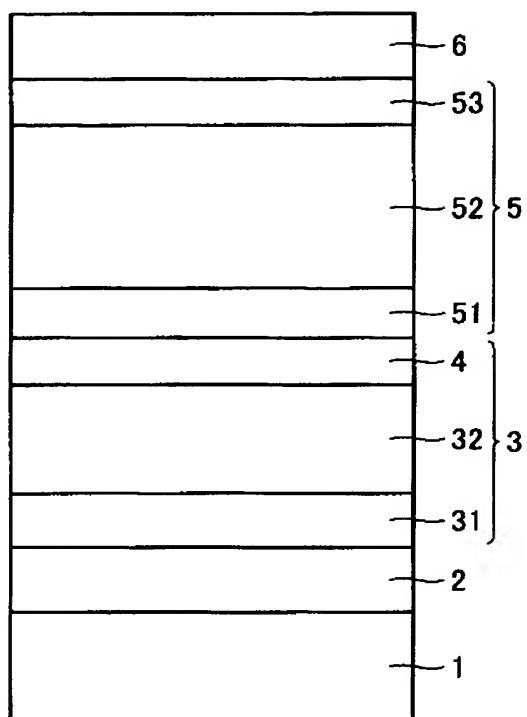
[図15]



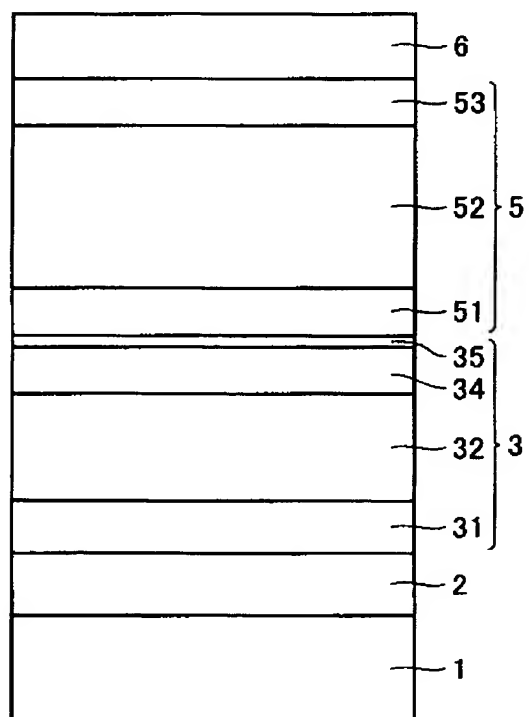
[図16]



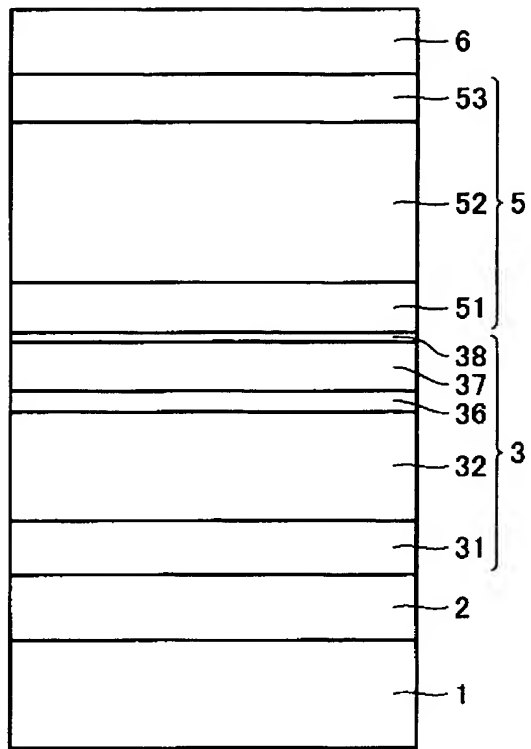
[図17]



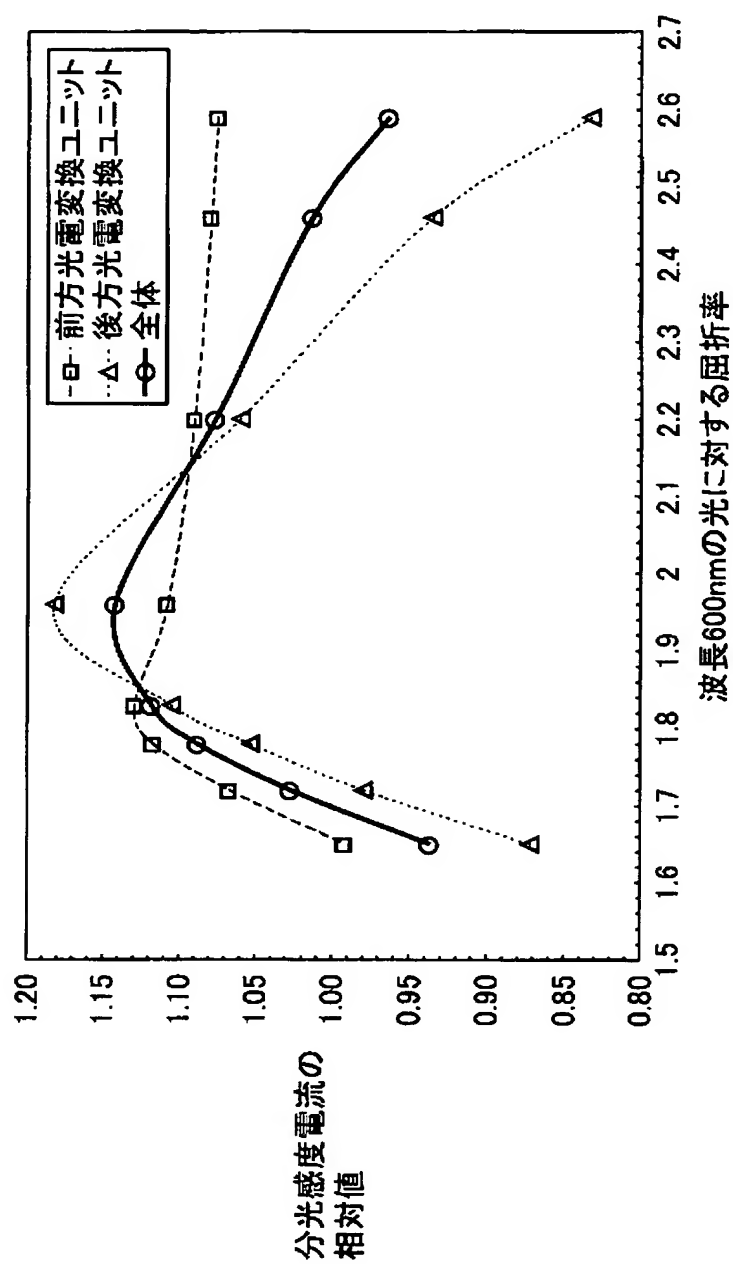
[図18]



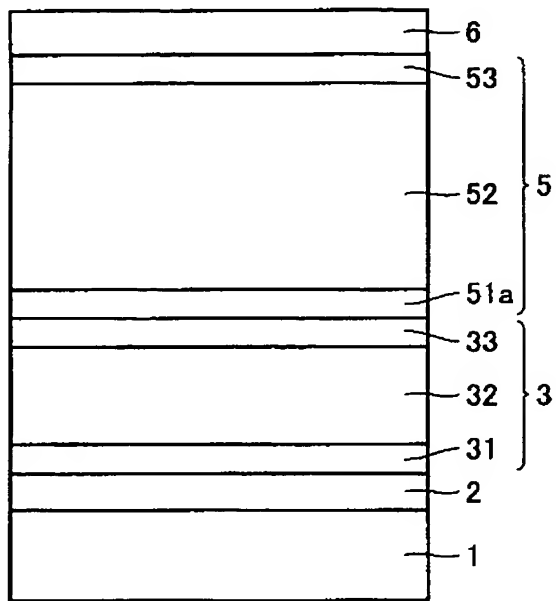
[図19]



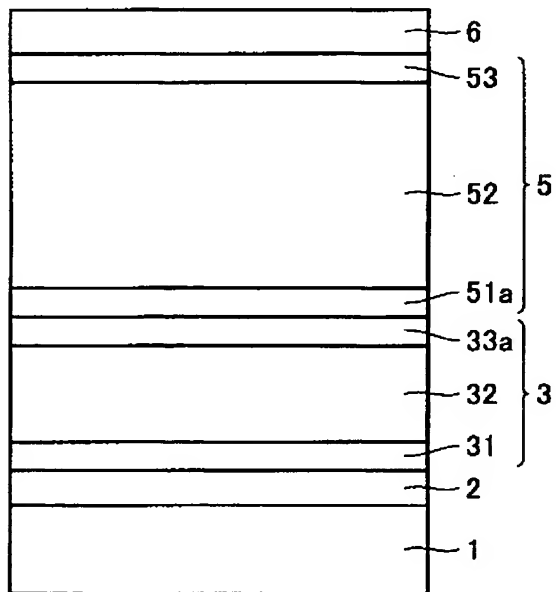
[図20]



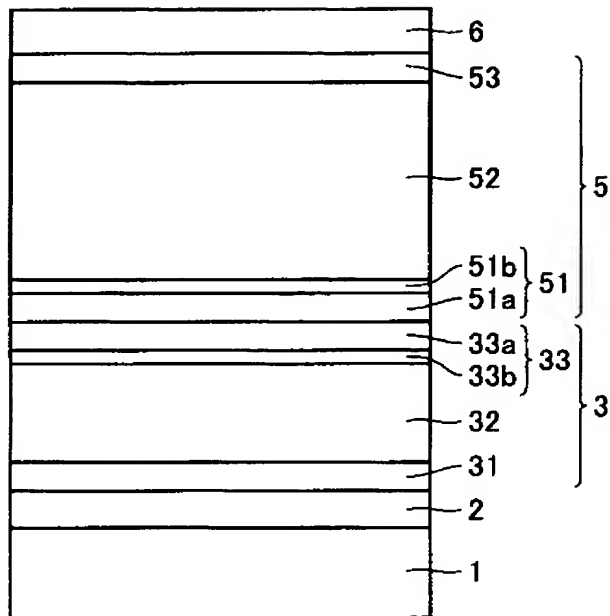
[図21]



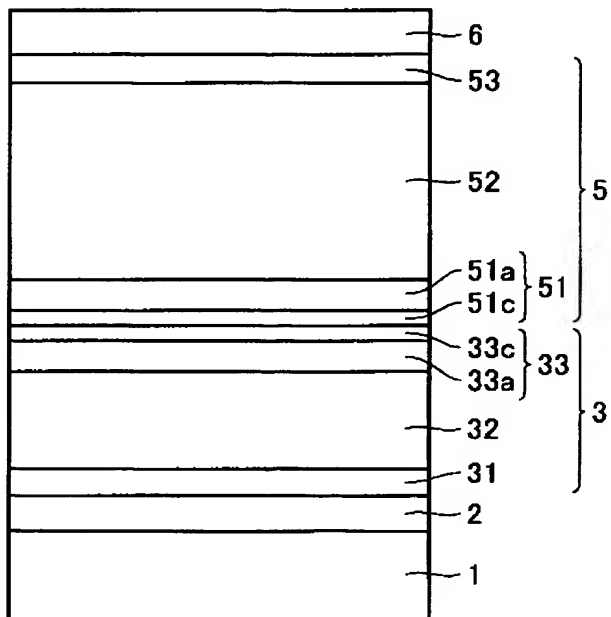
[図22]



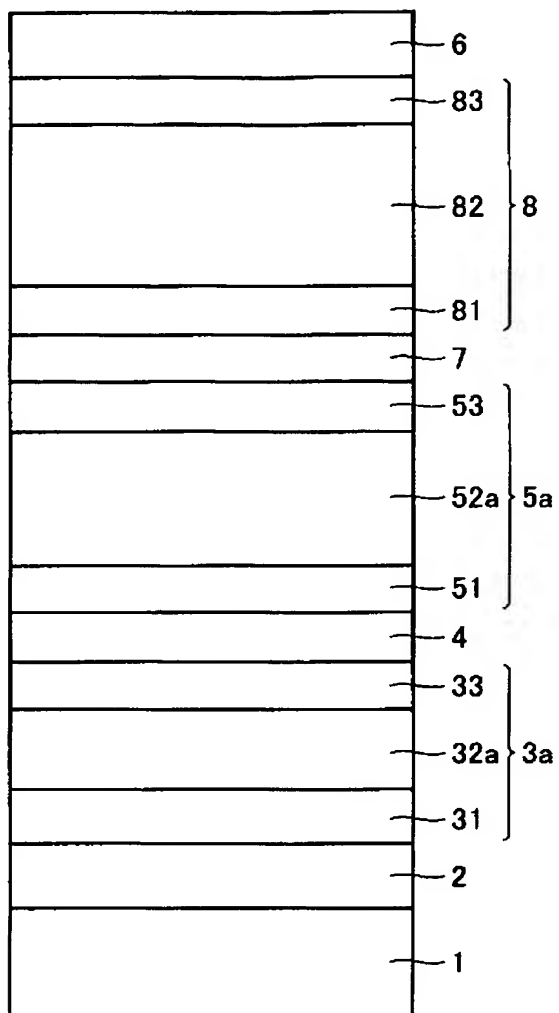
[図23]



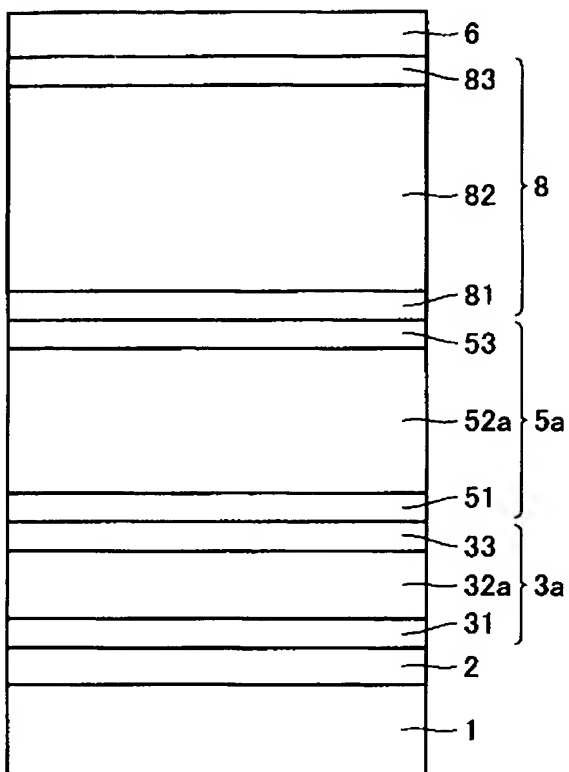
[図24]



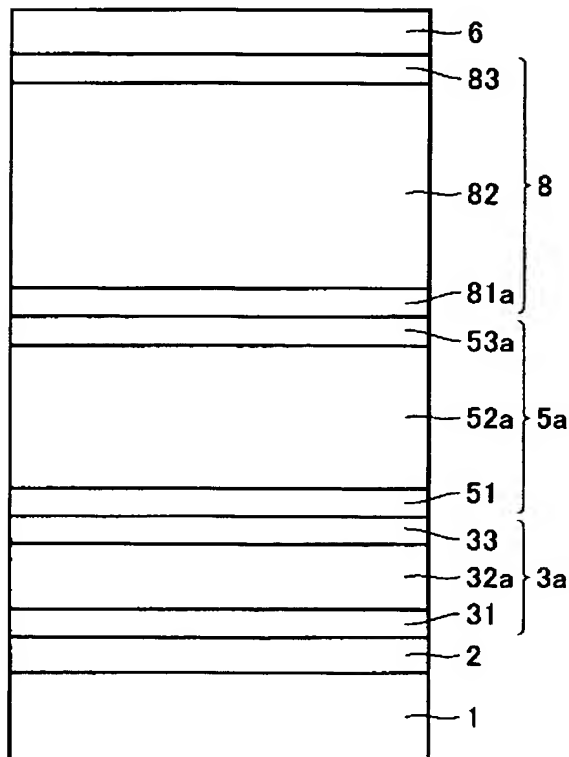
[図25]



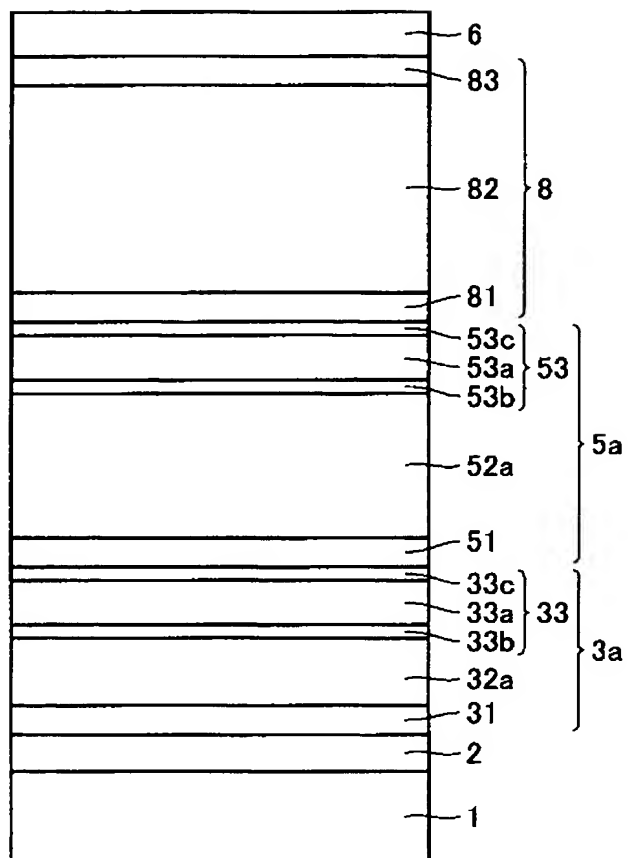
[図26]



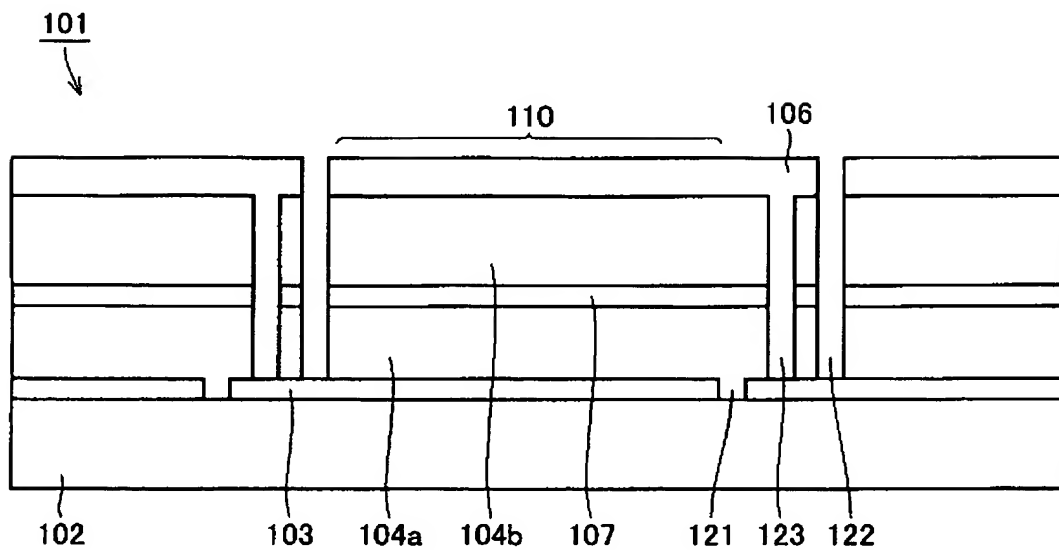
[図27]



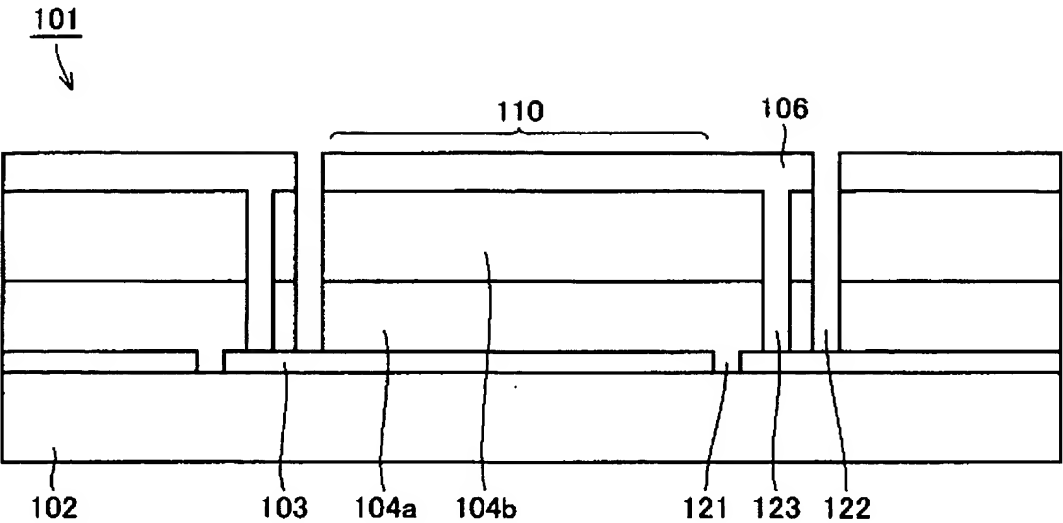
[図28]



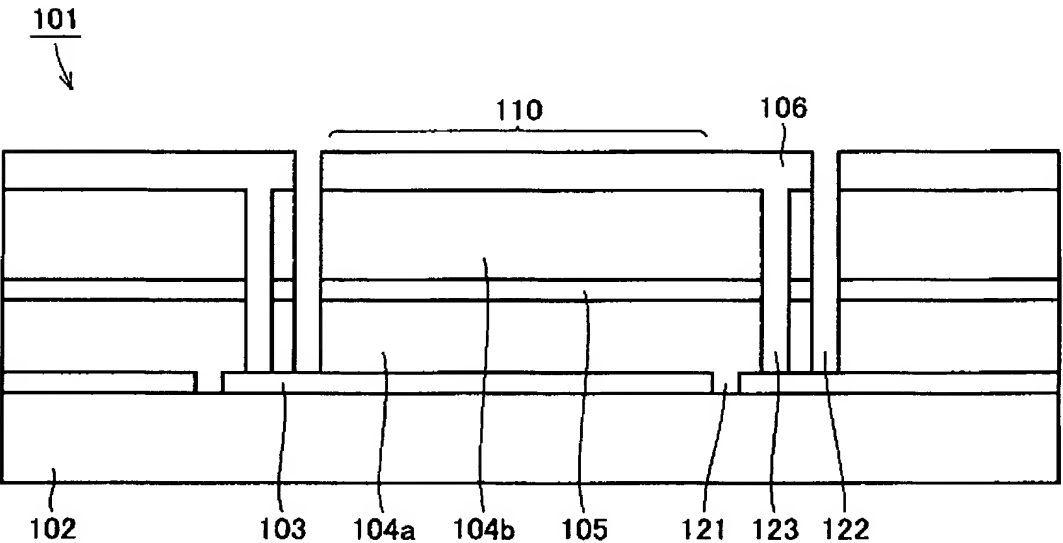
[図29]



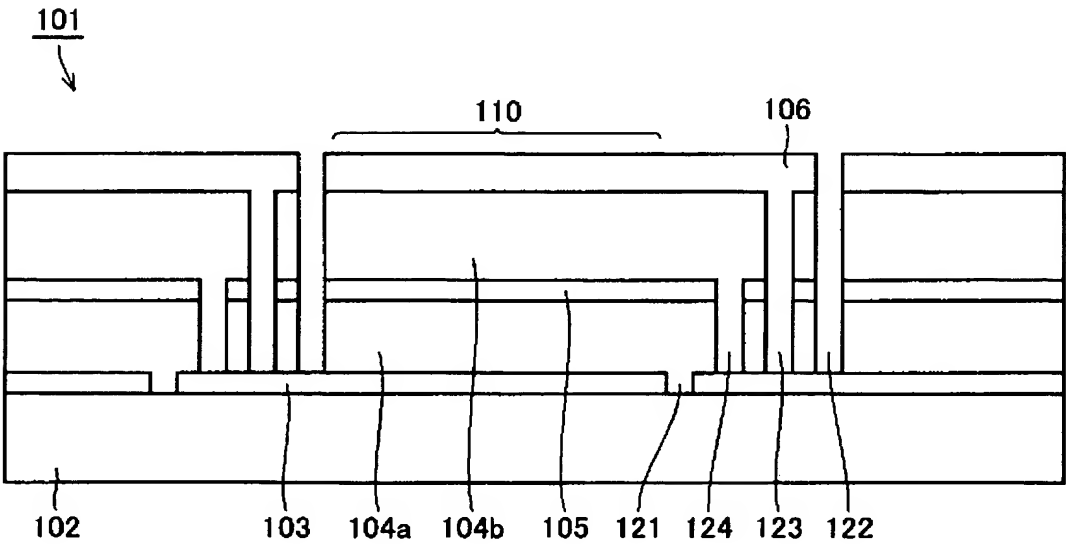
[図30]



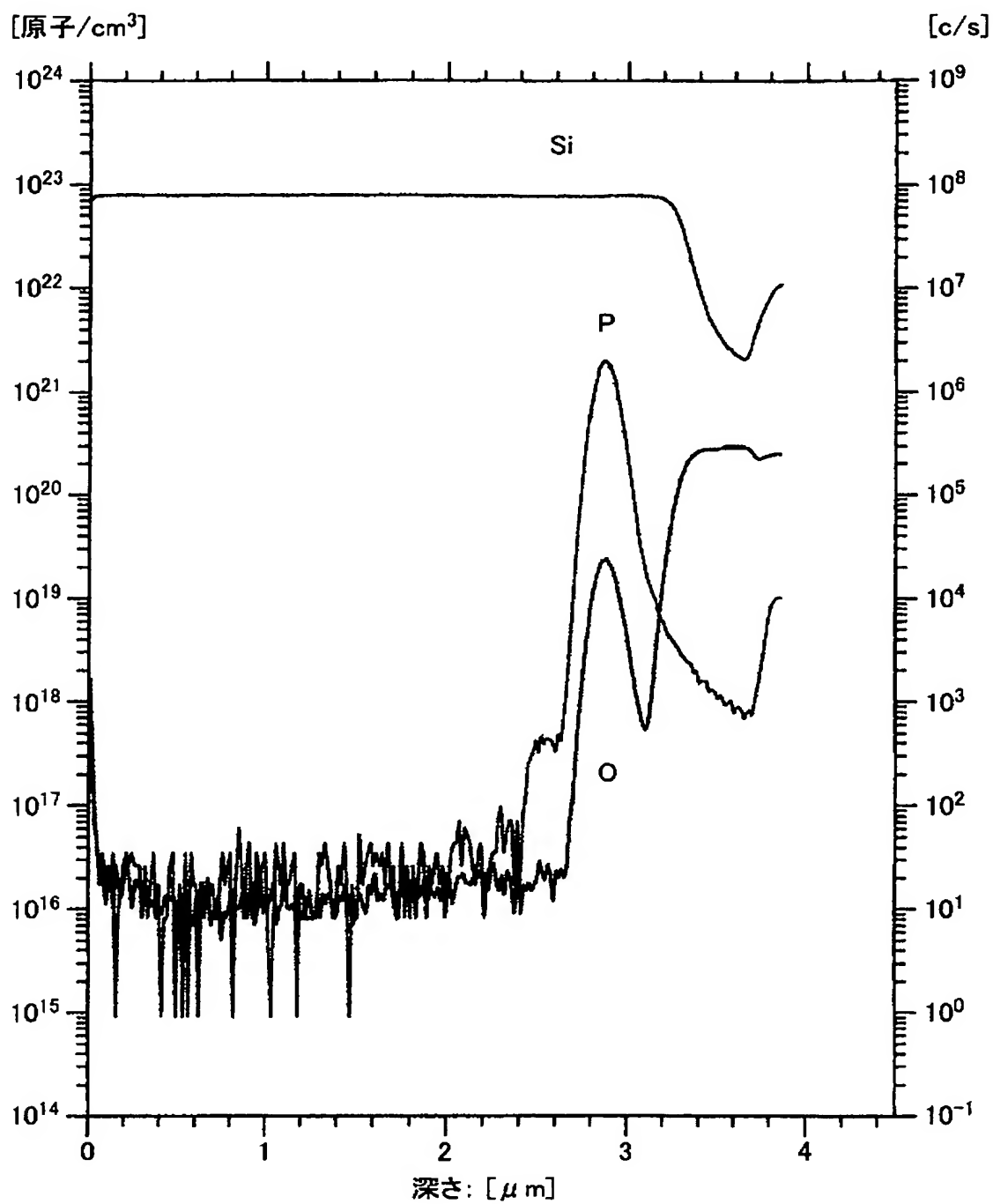
[図31]



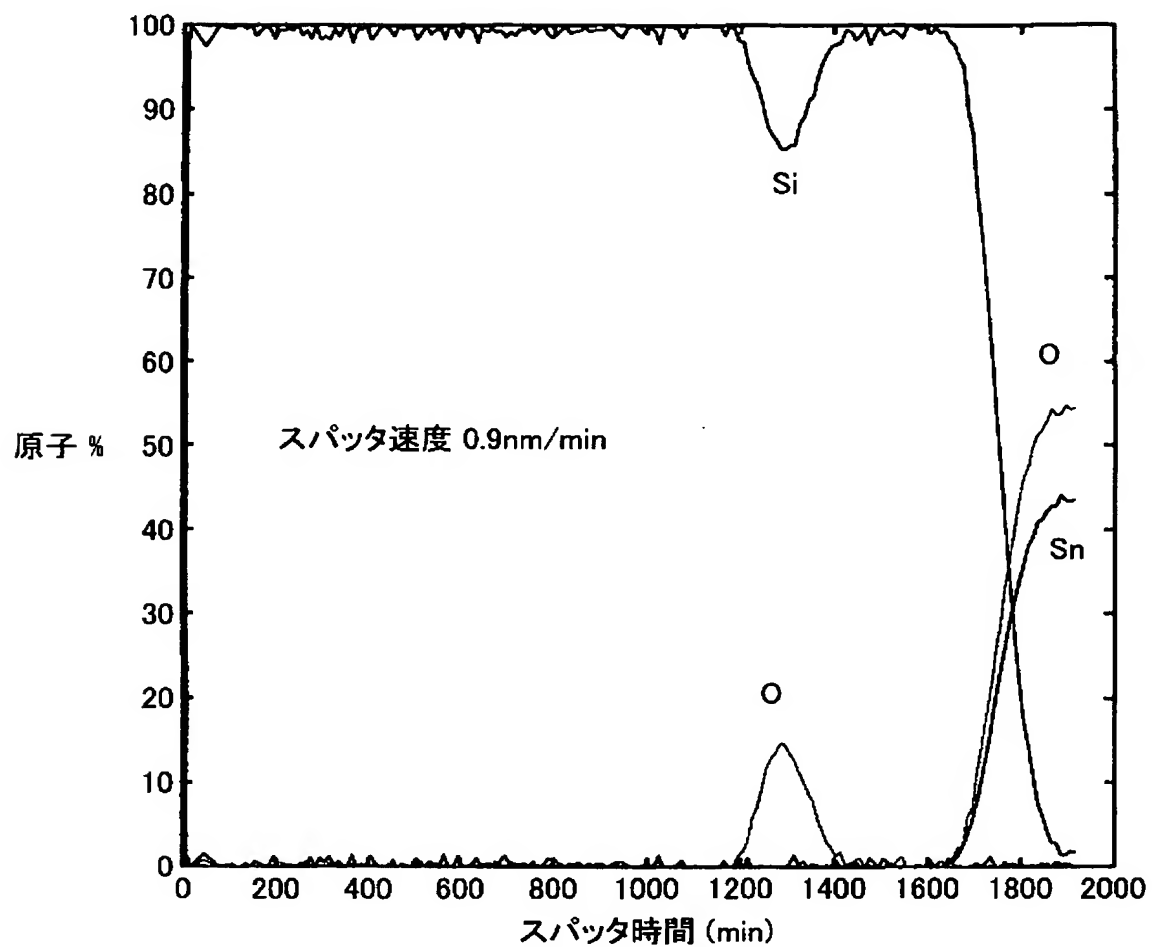
[図32]



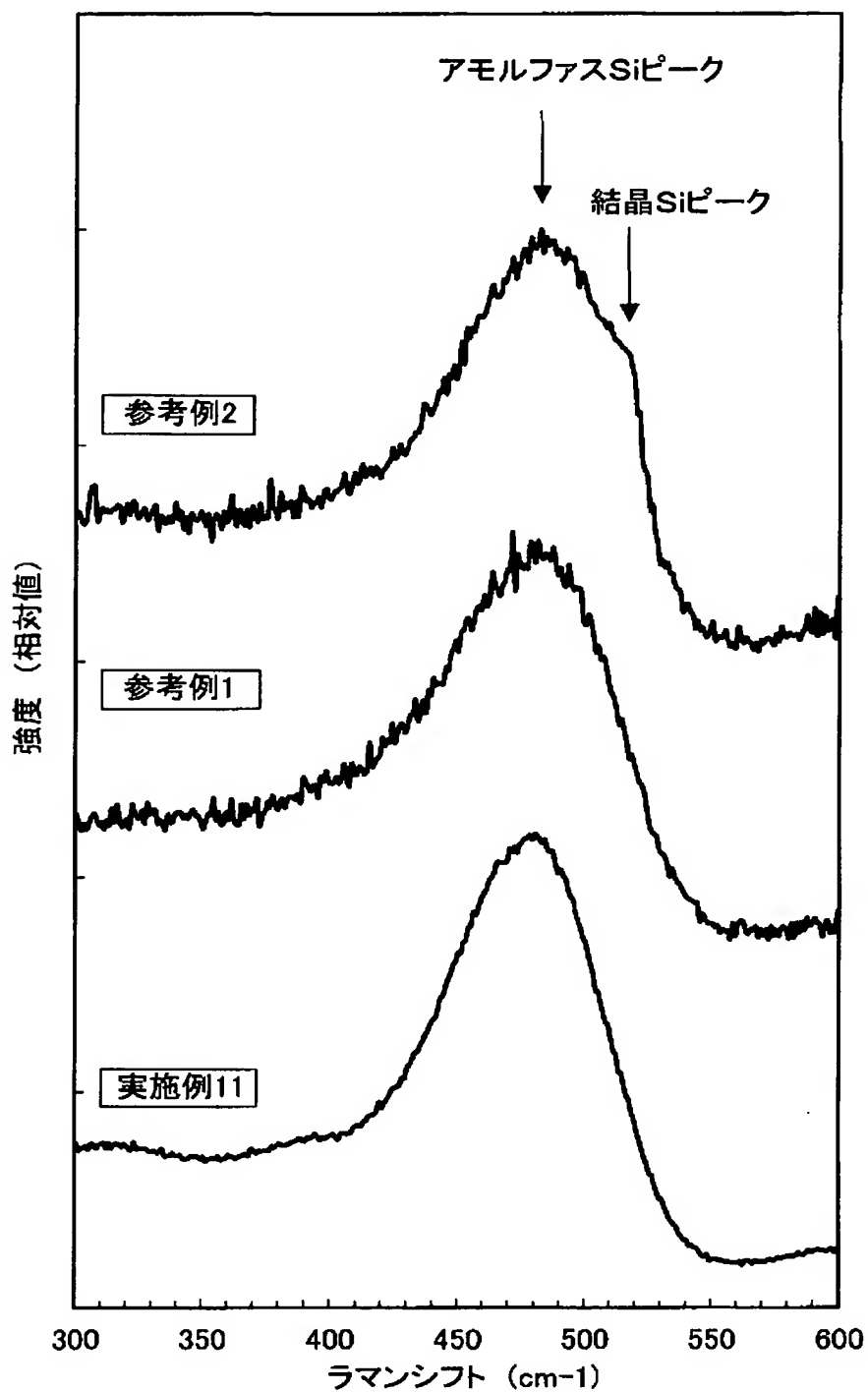
[図33]



[図34]



[図35]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/010115

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L31/075

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L31/04-31/078

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

| | | | |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho | 1922-1996 | Toroku Jitsuyo Shinan Koho | 1994-2004 |
| Kokai Jitsuyo Shinan Koho | 1971-2004 | Jitsuyo Shinan Toroku Koho | 1996-2004 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| Y | JP 63-120476 A (Sanyo Electric Co., Ltd.), 24 May, 1988 (24.05.88), & FR 2602913 A & US 4776894 A | 1-15 |
| A | JP 2000-269528 A (Fuji Electric Co., Ltd.), 29 September, 2000 (29.09.00), & US 6384319 B | 1-15 |
| A | JP 2003-142709 A (Sharp Corp.), 19 May, 2003 (19.05.03), (Family: none) | 1-15 |
| A | JP 2003-124481 A (Mitsubishi Heavy Industries, Ltd.), 25 April, 2003 (25.04.03), (Family: none) | 1-15 |

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 August, 2004 (11.08.04)Date of mailing of the international search report
31 August, 2004 (31.08.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/010115

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|---|-----------------------|
| A | JP 2000-138384 A (Sanyo Electric Co., Ltd.), 16 May, 2000 (16.05.00), (Family: none) | 1-15 |
| A | JP 2002-261305 A (Toyota Central Research And Development Laboratories, Inc.), 13 September, 2002 (13.09.02), (Family: none) | 1-15 |
| A | US 5403404 A (Arya), 04 April, 1995 (04.04.95), & DE 69217287 C & EP 523919 A & JP 6-151916 A | 1-15 |
| A | US 4377723 A (Dalal), 22 May, 1983 (22.05.83), (Family: none) | 1-15 |
| Y | JP 2002-261308 A (Kaneka Corp.), | 14-15 |
| A | 13 September, 2002 (13.09.02), & EP 1198014 A & US 2001-66478 A | 1-13 |
| A | JP 5-95126 A (Fuji Electric Co., Ltd.), 16 April, 1993 (16.04.93), (Family: none) | 1-15 |
| P, Y | JP 2003-258297 A (Fuji Electric Co., Ltd.), 12 September, 2003 (12.09.03), (Family: none) | 1-15 |

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L31/075

2,5

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01L31/04-31/078

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国登録実用新案公報 1994-2004年
 日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
|-----------------|---|------------------|
| Y | JP 63-120476 A (三洋電機株式会社) 1988.05.24 & FR 2602913 A & US 4776894 A | 1-15 |
| A | JP 2000-269528 A (富士電機株式会社) 2000.09.29 & US 6384319 B | 1-15 |

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

11.08.2004

国際調査報告の発送日

31.8.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

浜田 聖司

2K

9207

電話番号 03-3581-1101 内線 3253

| C (続き) . 関連すると認められる文献 | | |
|-----------------------|--|------------------|
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
| A | JP 2003-142709 A (シャープ株式会社) 2003.05.19 (ファミリーなし) | 1-15 |
| A | JP 2003-124481 A (三菱重工業株式会社) 2003.04.25 (ファミリーなし) | 1-15 |
| A | JP 2000-138384 A (三洋電機株式会社) 2000.05.16 (ファミリーなし) | 1-15 |
| A | JP 2002-261305 A (株式会社豊田中央研究所) 2002.09.13 (ファミリーなし) | 1-15 |
| A | US 5403404 A (Arya) 1995.04.04 & DE 69217287 C & EP 523919 A & JP 6-151916 A | 1-15 |
| A | US 4377723 A (Dalal) 1983.05.22 (ファミリーなし) | 1-15 |
| Y | JP 2002-261308 A (鐘淵化学工業株式会社) | 14-15 |
| A | 2002.09.13 & EP 1198014 A & US 2001-66478 A | 1-13 |
| A | JP 5-95126 A (富士電機株式会社) 1993.04.16 (ファミリーなし) | 1-15 |
| PY | JP 2003-258297 A (富士電機株式会社) 2003.09.12 (ファミリーなし) | 1-15 |